

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-18959

(43) 公開日 平成8年(1996)1月19日

(51) Int.Cl.⁶

H 0 4 N 7/24
5/92

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 N 7/13
5/92

H

審査請求 未請求 請求項の数15 O L (全 16 頁)

(21) 出願番号

特願平6-152156

(22) 出願日

平成6年(1994)7月4日

(71) 出願人

000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者

山口 良二

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者

鈴木 宏之

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者

近藤 敏志

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人

弁理士 小鍛冶 明 (外2名)

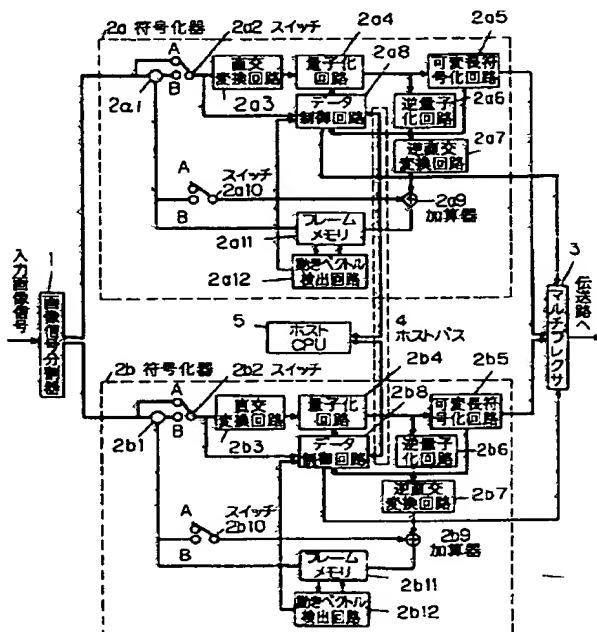
最終頁に続く

(54) 【発明の名称】 画像信号符号化方法及び画像信号符号化装置

(57) 【要約】

【目的】 各符号化器間の符号化ターゲットビット量の割当を画像信号のアクティビティの評価関数に応じて行なう。

【構成】 原画像信号と差分画像信号のアクティビティとサブピクチャー内での平均アクティビティを計算し、アクティビティと平均アクティビティから量子化回路2a4、2b4の量子化係数を調整し、発生符号量を制御するデータ制御回路2a8、2b8を備えた符号化器2a、2bと、ホストCPU5と、各符号化器2a、2bとホスト5とを結ぶホストバス4とを備え、各符号化器2a、2bのターゲットビット量割当の際に、データ制御回路2a8、2b8で計算された原画像信号と差分画像信号の平均アクティビティをホストバス4を介してホスト5に転送し、原画像信号又は差分画像信号の平均アクティビティを用いてホスト5にて各符号化器2a、2bのターゲットビット量を決定する。



【特許請求の範囲】

【請求項 1】画像信号を N (N は 2 以上の整数。) 個の画像信号 (以下この N 個に分割された画像信号をサブピクチャー という。) に分割して、各々のサブピクチャー のフレーム毎にフレーム内符号化、フレーム間符号化を行なう画像信号符号化方法において、前記サブピクチャー 内の $A \times B$ (A 、 B は正の整数。) 画素の原画像 (以下これを画像ブロックという。) ごとに前記画像ブロックを構成する複数の $C \times D$ (C は i を正数として $A = i \times C$ を満たす正の整数。 D は j を正数として $B = j \times D$ を満たす正の整数。) 画素の画像信号 (以下これをサブブロックという。) の分散の最小値に 1 を加えたもの (以下これをアクティビティという。) を計算し、前記アクティビティの評価関数を用いて各サブピクチャー の符号化を行なう時に目標とする発生符号量 (以下これをターゲットビット量という。) を符号化すべき全画面での許容発生符号量 (以下これをメインターゲットビット量という。) から分配して決定することを特徴とする画像信号符号化方法。

【請求項 2】画像信号を N 個のサブピクチャー に分割して、各々のサブピクチャー のフレーム毎にフレーム内符号化、フレーム間符号化を行なう画像信号符号化方法において、フレーム間符号化を行なう時に生成する差分画像信号のアクティビティを計算し、前記差分画像信号のアクティビティの評価関数を用いて各サブピクチャー の ターゲットビット量をメインターゲットビット量から分配して決定することを特徴とする画像信号符号化方法。

【請求項 3】画像信号を N 個のサブピクチャー に分割して、各々のサブピクチャー 毎にフレーム内符号化、フレーム間符号化を行なう画像信号符号化方法において、フレーム内符号化については原画像信号のアクティビティの評価関数、フレーム間符号化については差分画像信号のアクティビティの評価関数を用いることを特徴とする画像信号符号化方法。

【請求項 4】請求項 1 記載の画像信号符号化方法において、評価関数として原画像信号のアクティビティのサブピクチャー 内での平均値 (以下これを平均アクティビティという。) を用い、前記平均アクティビティの大きなサブピクチャー に多くのターゲットビット量を割り当てる事を特徴とする画像信号符号化方法。

【請求項 5】請求項 2 記載の画像信号符号化方法において、評価関数としてアクティビティのサブピクチャー 内での平均値 (平均アクティビティ) を用い、前記平均アクティビティの大きなサブピクチャー に多くのターゲットビット量を割り当てる事を特徴とする画像信号符号化方法。

【請求項 6】請求項 3 記載の画像信号符号化方法において、評価関数としてアクティビティのサブピクチャー 内での平均値 (以下これを平均アクティビティという。) 50

を用い、前記平均アクティビティの大きなサブピクチャー に多くのターゲットビット量を割り当てる事を特徴とする画像信号符号化方法。

【請求項 7】画像信号分割器と、 N 個の符号化器と、ホスト CPU と、前期ホスト CPU と各符号化器とを結ぶホストバスと、マルチプレクサーとを備え、前記符号化器内部には画像信号の動きベクトルを抽出する動きベクトル検出回路と、前記動きベクトル検出回路の出力をもとに原画像信号から参照画像信号との差分を生成する減算器と、原画像信号の画像ブロックまたは動き補償された差分画像信号の画像ブロックの直交変換を行なう直交変換回路と、前記直交変換回路の出力を量子化する量子化回路と、前記量子化回路の出力を可変長符号化する可変長符号化回路と、前記量子化回路の出力を逆量子化する逆量子化回路と、前記逆量子化回路からの出力を逆直交変換する逆直交変換回路と、前記逆直交変換回路からの出力と前記参照画像信号とを加えて再構成画像信号を作成する加算器と、前記量子化回路の量子化係数を調整し、符号化の発生符号量の制御を行うデータ制御回路とを有し、前記画像信号分割器は入力画像信号を N 個のサブピクチャー に分割し、第 n ($n = 1 \sim N$) 番目の符号化器は第 n 番目のサブピクチャー を画像ブロック単位で符号化し、更に前記逆量子化回路、逆直交変換回路、加算器によって再生された第 n 番目の再生画像ブロックをフレームメモリに格納し、前記マルチプレクサーは前記 N 個の符号化器の出力を多重化して伝送する画像信号符号化装置であって、サブピクチャー 毎にフレーム内符号化、フレーム間符号化を行なう際に、メインターゲットビット量をホスト CPU で設定し、前記データ制御回路で各サブピクチャー 内の原画像信号のアクティビティと前記アクティビティのサブピクチャー 内での平均アクティビティを求め、前記ホストバスを介してホスト CPU に前記平均アクティビティを転送し、前記メインターゲットビット量から前記平均アクティビティをもとに、前記平均アクティビティの大きなサブピクチャー に多くのターゲットビット量を割り当てるような演算によって各サブピクチャー へのターゲットビット量を決定し、前期ターゲットビット量を前記ホストバスを介してデータ制御回路に転送し、前記データ制御回路は前記ホスト CPU にて割り当てられたターゲットビット量にサブピクチャー 内部での発生符号量が近づくように前記量子化回路の量子化係数の大きさを画像ブロック単位で調整し、発生符号量の制御を行いながら画像信号を符号化することを特徴とする画像信号符号化装置。

【請求項 8】請求項 7 記載の画像信号符号化装置において、データ制御回路で差分画像信号のアクティビティと、前記サブピクチャー 内部での差分画像信号の平均アクティビティとを計算し、原画像信号の平均アクティビティとともに前記差分画像信号の平均アクティビティをホストバスを介してホスト CPU に転送し、前記ホスト

CPUは前記原画像信号の平均アクティビティと前記差分画像信号の平均アクティビティとを用いて前記原画像信号または差分画像信号の平均アクティビティの大きなサブピクチャーに多くのターゲットビット量を割り当てるような計算を行うことを特徴とする画像信号符号化装置。

【請求項9】画像信号をN個のサブピクチャーに分割して、各々のサブピクチャーのフレーム毎にフレーム内符号化、フレーム間符号化を行なう際に、前記サブピクチャー内の画像ブロックごとに前記画像ブロックを構成する複数のサブブロックの画素値の2乗和の中の最小値（以下これを2乗誤差和という。）を計算し、各サブピクチャーの符号化を行なう時に目標とするターゲットビット量を前記2乗誤差和を用いて割り当てることを特徴とする画像信号符号化方法。

【請求項10】画像信号をN個のサブピクチャーに分割して、各々のサブピクチャー毎にフレーム内符号化、フレーム間符号化を並列で行なう画像信号符号化方法において、各サブピクチャーの原画像信号のアクティビティ及び、差分画像信号の2乗誤差和を用いて各サブピクチャーへのターゲットビット量を割り当てることを特徴とする画像信号符号化方法。

【請求項11】請求項8記載の画像信号符号化方法において、各サブピクチャーへのターゲットビット量の割り当てとして、原画像信号の平均アクティビティと、差分画像信号の2乗誤差のサブピクチャー内での平均値（以下これを平均2乗誤差和という。）を用いて前記平均アクティビティと前記平均2乗誤差和の大きなサブピクチャーに多くのターゲットビット量を割り当てる事を特徴とする画像信号符号化方法。

【請求項12】フレーム内符号化については原画像信号のサブピクチャー内での平均アクティビティ、フレーム間符号化については差分画像信号のサブピクチャー内での平均2乗誤差和を用いることを特徴とする請求項9記載の画像信号符号化方法。

【請求項13】画像信号分割器と、N個の符号化器と、ホストCPUと、前期ホストCPUと各符号化器とを結ぶホストバスと、マルチプレクサーとを備え、前記符号化器内部には画像信号の動きベクトルを抽出する動きベクトル検出回路と、前記動きベクトル検出回路の出力をもとに原画像信号から参照画像信号との差分を生成する減算器と、原画像信号の画像ブロックまたは動き補償された差分画像信号の画像ブロックの直交変換を行なう直交変換回路と、前記直交変換回路の出力を量子化する量子化回路と、前記量子化回路の出力を可変長符号化する可変長符号化回路と、前記量子化回路の出力を逆量子化する逆量子化回路と、前記逆量子化回路からの出力を逆直交変換する逆直交変換回路と、前記逆直交変換回路からの出力と前記参照画像信号とを加えて再構成画像信号を作成する加算器と、前記量子化回路の量子化係数を調

整し、符号化の発生符号量の制御を行うデータ制御回路とを有し、前記画像信号分割器は入力画像信号をN個のサブピクチャーに分割し、第n（ $n=1\sim N$ ）番目の符号化器は第n番目のサブピクチャーを画像ブロック単位で符号化し、更に前記逆量子化回路、逆直交変換回路、加算器によって再生された第n番目の再生画像ブロックをフレームメモリに格納し、前記マルチプレクサーは前記N個の符号化器の出力を多重化して伝送する画像信号符号化装置であって、サブピクチャー毎にフレーム内符号化、フレーム間符号化を行なう際に、メインターゲットビット量をホストCPUで設定し、前記データ制御回路でフレーム内符号化の場合には各サブピクチャー内の原画像信号のアクティビティと前記アクティビティのサブピクチャー内での平均アクティビティを、フレーム間符号化の場合には差分画像信号の画像ブロックを構成するサブブロックの画素値の2乗和を計算し、前記画像ブロック内でのサブブロックの画素値の2乗和の最小値である2乗誤差和を求め、前記データ制御回路でサブピクチャー内での2乗誤差和の平均値を計算し、ホストバスを介してホストCPUに転送し、前記ホストCPUで前記平均2乗誤差和と平均アクティビティとをもとに次に符号化するサブピクチャーのターゲットビット量を割り当て、前記ターゲットビット量を前記ホストバスを介してデータ制御回路に転送し、前記データ制御回路は前記ターゲットビット量をもとに量子化回路を量子化係数の大きさを画像ブロック単位で調整することによって符号化による発生ビット量を制御し、符号化を継続することを特徴とする画像信号符号化装置。

【請求項14】画像信号をN個のサブピクチャーに分割して、各々のサブピクチャー毎にフレーム内符号化、フレーム間符号化し、各サブピクチャーへターゲットビット量を動的に割り当てる画像信号符号化方法において、符号化する入力画像信号の非連続性が生じた場合（以下これをシーンチェンジという。）、シーンチェンジ後の最初のフレームについては、各サブピクチャーへのターゲットビット量を均一に割り当てることを特徴とする画像信号符号化方法。

【請求項15】画像信号分割器と、N個の符号化器と、ホストCPUと、前期ホストCPUと各符号化器とを結ぶホストバスと、マルチプレクサーとを備え、前記符号化器内部には画像信号の動きベクトルを抽出する動きベクトル検出回路と、前記動きベクトル検出回路の出力をもとに原画像信号から参照画像信号との差分を生成する減算器と、前記動きベクトル検出回路の出力をもとに入力画像信号の連続性を判定し、不連続性の生じたフレームの時間的な位置を検出するシーン検出回路と、原画像信号の画像ブロックまたは動き補償された差分画像信号の画像ブロックの直交変換を行なう直交変換回路と、前記直交変換回路の出力を量子化する量子化回路と、前記量子化回路の出力を可変長符号化する可変長符号化回路

と、前記量子化回路の出力を逆量子化する逆量子化回路と、前記逆量子化回路からの出力を逆直交変換する逆直交変換回路と、前記逆直交変換回路からの出力と前記参照画像信号とを加えて再構成画像信号を作成する加算器と、前記量子化回路の量子化係数を調整し、符号化の発生符号量の制御を行うデータ制御回路とを有し、前記画像信号分割器は入力画像信号をN個のサブピクチャーに分割し、第n ($n=1\sim N$) 番目の符号化器は第n番目のサブピクチャーを画像ブロック単位で符号化し、更に前記逆量子化回路、逆直交変換回路、加算器によって再生された第n番目の再生画像ブロックをフレームメモリに格納し、前記マルチプレクサは前記N個の符号化器の出力を多重化して伝送する画像信号符号化装置であって、サブピクチャー 毎にフレーム内符号化、フレーム間符号化を行なう際に、入力画像信号の不連続性を検出した前記シーン検出回路は、シーンチェンジの発生を表す信号（以下これをシーンチェンジフラグ信号という。）と前記シーンチェンジの発生したフレームの時間的な位置を表す信号（シーンチェンジポイント信号）をホストバスを介してホストCPUに転送し、前記ホストCPUは符号化を行おうとしているフレームのシーンチェンジの有無をシーンチェンジフラグ信号とシーンチェンジポイント信号から判断し、次のターゲットビット量を割り当てるフレームがシーンチェンジ後のフレームであると判断した場合、前記フレームを構成するサブピクチャーのターゲットビット量をフレームターゲットビット量から均一に割り当てるような処理を行い、前記処理によって決定された各サブピクチャーのターゲットビット量をホストバスを介して前記符号化器のデータ制御回路にそれぞれに転送し、前記データ制御回路はサブピクチャー内の発生符号量がターゲットビット量に近づくように前記量子化回路の量子化係数の大きさを調整し、符号化を行うことを特徴とする画像信号符号化装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はHDTV等の高速サンプリングによる画像信号の分割符号化を行なう画像信号符号化方法及び、画像信号符号化装置に関する。

【0002】

【従来の技術】近年、画像信号は情報量が多いため、効率が良く再現性の高い符号化、復号化技術が蓄積メディアや情報通信等の分野で必要とされている。とりわけHDTVの画像信号はサンプリング周波数が高く情報量が多いため、リアルタイムで符号化を行なう場合、HDTV画面を複数の小画面（以下この小画面をサブピクチャーという。画像信号の分割を示す図3参照。）に分割し、各々のサブピクチャーに対して独立した符号化器で符号化を行う方法がとられている。以下に従来例の画像信号符号化装置について説明を行う。

【0003】符号化にあたっては、フレーム内符号化、

及びフレーム間符号化を行う。フレーム内符号化は単一フレーム内のデータのみで符号化を行う方法である。

（この符号化で得られるデータを以下1フレームデータという。）フレーム間符号化には、片方向予測フレーム間符号化と両方向予測フレーム間符号化がある。片方向予測フレーム間符号化（この符号化によって得られるデータを以下Pフレームデータという。）には2つの方法がある。1つは1フレームデータを用いて前方予測を行う方法で、もう1つは時間的に1つ前のPフレームデータを参照して前方予測を行う方法である。両方向予測フレーム間符号化（この符号化で得られるデータを以下Bフレームデータという。）は1フレームデータまたはPフレームデータを参照して予測を行う方法である。あるフレーム間符号化フレームから次のフレーム間符号化フレームまでの一まとまりをGOPといい、フレーム内符号化フレームから次の片方向フレーム間フレームまでの距離をMという。ここでの符号化は $GOP=6$ 、 $M=3$ の場合である。

【0004】図2は従来例の画像信号符号化装置である。従来例では入力画像信号の情報量が画面分割を行わなくても済む程度であるとする。図2において、2sは符号化器である。符号化によるフレーム当たりの許容発生符号量（以下これをターゲットビット量）は、この場合画面分割を行わないので全画面での画像信号に割り当てられたターゲット符号量（メインターゲットビット量）から分配される。入力画像信号はブロック化（ $A \times B$ 画素単位、A、Bは整数。以下このブロックを画像ブロックという。図3参照。）され、過去に再生された画像を参照して動き補償フレームまたはフィールドの信号を動きベクトル検出回路2s12で予測する。フレーム内符号化の時はスイッチ2s2はA側に接続され、フレーム間符号化の時はB側に接続される。次に原画像信号もしくは減算器2s1で生成された予測信号と原画像信号との差分画像信号を直交変換回路2s3で直交変換し、量子化回路2s4で量子化する。量子化した信号に対して可変長符号化回路2s5で可変長符号化を行なう。可変長符号化器2s5は伝送路に送出される。一方、予測信号として再構成画像が用いられるので、量子化回路2s4からの出力は逆量子化回路2s6で逆量子化し、その出力を逆直交変換回路2s7で逆直交変換し、フレーム内符号化の場合はそのまま、フレームメモリ2s11に格納し、フレーム間符号化の場合は参照画像との加算を加算器2s9で行ない、再構成された画像ブロックをフレームメモリ2s11に格納する。サブピクチャー内での発生符号量の調整には画像ブロックのアクティビティと前記可変長符号化回路2s5で画像ブロックの符号化ごとに計算される発生符号量とを用いる。アクティビティは画像ブロックを構成する複数の $C \times D$ （Cはiを正の整数として $A=i \times C$ を満たす正の整数。Dはjを正の整数として $B=j \times D$ を満たす正の整

数。)画素の画像(以下これをサブブロックという。図3参照。)の分散の画像ブロック内での最小値に1を加えたもののことである。前記アクティビティと前記アクティビティのサブピクチャー内での平均値(以下これを平均アクティビティという。)はデータ制御回路2s8で計算される。フレームの符号化による発生符号量が符号化を行っているフレームに割り当てられたターゲットビット量になるようにデータ制御回路2s8は自身が保持している現在符号化中のサブピクチャーの直前に符号化したフレームの平均アクティビティと現在符号化を行

【0005】

【発明が解決しようとする課題】上記は画像信号を分割しないで符号化を行う画像信号符号化装置についての説明であるが、次に画像信号を分割して並列符号化を行う場合について説明を行う。

【0006】画面分割した場合、分割した画面(以下これをサブピクチャーという。)の周波数成分の分布等の性質が異なる。そのため符号化の際に各サブピクチャーに割り当てられるターゲットビット量をサブピクチャーの画像の性質に応じて割り当てようとするターゲットビット量の制御が必要とされる。

【0007】ところで、前記画像ブロックのアクティビティは画像信号の周波数成分と相関が高く、画像ブロック単位での複雑さを表す指標であるからサブピクチャー内でのアクティビティの平均値を求めると、それはそのサブピクチャーの画像の複雑さを表す指標と見なすことができる。図4は分割時の各々のサブピクチャーの画像の一例を示すものである。図4では画面6がサブピクチャー7とサブピクチャー8に分割される。サブピクチャー7においては高周波成分の多い画像、サブピクチャー8は低周波成分の多い画像を示す。高周波成分が多い領域は画像が細かく、符号化を行なう時に低周波領域よりも多くのビットを割り当てないと符号化によって画像が歪む傾向が一般にみられる。符号化処理全体で利用できるトータルターゲットビット量は有限であるから各サブピクチャーへの割り当てターゲットビット量はサブピクチャーの画像の性質に応じて適応的に変化させることが望ましい。

【0008】また、上記の事柄はフレーム間符号化を行う場合の差分画像信号のアクティビティにも言えることである。加えて、フレーム間符号化を行なう際に、差分画像信号の画素値が大きい場合、その領域は高周波成分

が多い傾向がある。そこで差分画像信号の画像ブロックを構成する複数のサブブロックの画素値の2乗和の中での最小値(以下これを2乗誤差和という。)を画像ブロック単位で求め、サブピクチャー内での平均値(以下これを平均2乗誤差和という。)を求めると、これら値は各サブピクチャーの画像信号の性質を反映するものとなる。

【0009】しかし従来例の画像信号符号化装置の場合、各サブピクチャーの割り当てビット量はそのサブピクチャーの画像の性質に関わらず全画面でのメインターゲットビット量を均等に割り振ったものであるため、原画像信号の性質を利用した有効なターゲットビット量の割当がなされておらず、高周波成分の多いサブピクチャーでは符号化によって画像の劣化が他のサブピクチャーに比べて大きくなるがあった。

【0010】本発明はかかる点に鑑み、画像信号の分割並列処理時に、各サブピクチャーの画像信号の性質を考慮した各サブピクチャーへのターゲットビット量の割当を行なうレート制御を実現することを目的としている。

【0011】

【課題を解決するための手段】上記の目的を達成するためにサブピクチャーの画像信号の性質を表す各サブピクチャーの原画像信号または差分画像信号の平均アクティビティを計算し、前記平均アクティビティをもとにメインターゲットビット量から各サブピクチャーのターゲットビット量を適応的に制御することによって、分割された各サブピクチャーの画像信号の性質に応じたビット量の割当を行なう。

【0012】これを実現するために、本発明による画像信号符号化装置は、画像信号分割器と符号化器と、マルチプレクサーと、ホストCPUと、前記ホストCPUと符号化器とを結ぶホストバスとを備え、画像ブロックのアクティビティを計算するデータ制御回路で画像ブロック毎の原画像信号と差分画像信号のアクティビティと前記アクティビティのサブピクチャー内部での平均アクティビティし、前記平均アクティビティをホストバスを介してホストCPUに転送し、前記平均アクティビティに基づいてメインターゲットビット量から各サブピクチャーへの適応的なターゲットビット量の割当を前記ホストCPUが計算し、前記ホストバスを介して符号化器のデータ制御回路に各サブピクチャーのターゲットビット量を転送するという構成である。また、差分画像信号の画像ブロックの2乗誤差和とそのサブピクチャー内での平均2乗誤差和についても、前記データ制御回路で計算し、前記平均2乗誤差和に基づいて各サブピクチャーのターゲットビット量の割当を行なう構成である。

【0013】

【作用】本発明の画像信号符号化装置には上記した構成により、原画像信号を複数のサブピクチャーに分割し

並列で符号化する際に、各サブピクチャーの画像の複雑さを表す平均アクティビティの大きさに応じて適応的に各サブピクチャーへのターゲットビット量を割当ることによって、各サブピクチャーの画像信号の性質に応じたターゲットビット量の割当が動的に出来るため、割り当てられたターゲットビット量を効率的に使用でき、サブピクチャー間での画像の画質をそろえることが可能となり、結果として符号化における画質の向上に寄与できるものである。

【0014】

【実施例】

(実施例1) 以下、本発明の実施例について、図面を参照しながら説明する。図1は本発明の実施例の画像信号符号化装置のブロック図を、図5は本発明の符号化装置におけるサブピクチャーへのターゲットビット量の割り当ての処理の表す流れ図を示す。なお、従来例と同一機能の構成要素には同一符号をつけてその詳細な説明は省略する。

【0015】符号化にあたってはGOP=6、M=3とする。図1において、4はホストバス、5はホストCPUである。画像信号分割器は入力画像信号をN個のサブピクチャーに対応した画像信号列に分割する。図5に示されるターゲットビット量の割当を本画像信号符号化装置で行う時の動作を以下に示す。各サブピクチャー毎に分割された画像信号は各々の符号化器2(a)、2(b)に各々入力され、符号化される。符号化器2

(a)、2(b)の基本的な動作は従来例の符号化器と同様である。サブピクチャー内でのレート制御に利用

$$\text{Target_sub}(k) = \frac{\text{Target_total}}{N} \times \frac{a \times \text{act_sub}(k) + \text{avg_act_full}}{\text{act_sub}(k) + a \times \text{avg_act_full}}$$

Target_sub(i) : i番目の各サブピクチャーの
フレーム当たりのターゲットビット量

act_sub(i) : i番目のサブピクチャーの
平均アクティビティ
(原画像信号又は差分画像信号)

avg_act_full : 全画面での平均アクティビティ
N : 分割数(実施例ではN=2)

Target_total : 全画面でのフレームターゲットビット量

【0017】または

【0018】

※【数2】

※

$$\text{Target_sub}(k) = \text{Target_total} \times \frac{\text{act_sub}(k)}{\sum_{k=1}^N \text{act_sub}(k)}$$

【0019】を用いて分配する。(数1)、(数2)においてTarget_sub(k)はk番目のサブピクチャーのターゲットビット量、Target_totalはフレームターゲットビット量、Nは分割数。act_sub(k)はk番目のサブピクチャー

*される原画像信号の画像ブロックのアクティビティをデータ制御回路2a9で計算する。計算された前記原画像信号の画像ブロックのアクティビティからデータ制御回路2a8は評価関数としてサブピクチャー内部で平均値を計算し、原画像信号の画像ブロックのアクティビティとその平均値はサブピクチャー内でのレート制御に利用される。前記データ制御回路2a8で計算されたサブピクチャーの原画像信号の平均アクティビティはホストバス4を介してホストCPU5に転送される。符号化器2(b)でも前記符号化器2(a)と同様にサブピクチャーの符号化を行い、データ制御回路2b8で計算された平均アクティビティをホストバス4を介してホストCPU5に転送する。前記ホストCPU5は前記各サブピクチャーの平均アクティビティから全画面での平均アクティビティを計算する(STEP51)。前記ホストCPU5は、符号化器2(a)、2(b)から転送されてきた平均アクティビティと自身が計算した全画面での平均アクティビティとをもとに次の符号化を行なうサブピクチャーのターゲットビット量の割当をSTEP52で行なう。各サブピクチャーへのターゲットビット量の割当は、ホストCPU5は予め設定されたメインターゲットビット量から、次の符号化を行うサブピクチャーに分割していない1枚のフレーム全体に割り当てるターゲットビット量(以下フレームターゲットビット量という。)を求め、前記フレームターゲットビット量を

【数1】

の平均アクティビティ、avg_act_fullは全画面での平均アクティビティ、aは定数である。(数1)は平均アクティビティの大きなサブピクチャーに多くのターゲットビット量を割り当てるようになっているが、その割

当ターゲットビット量のサブピクチャー間での差異が極端に大きくなりすぎないようにしている。一方、(数 2) は各サブピクチャーの平均アクティビティで単純に重み付けしたものである。前記ホスト CPU 5 で求められた各サブピクチャーのターゲットビット量をホスト CPU 5 からホストバス 4 を介してデータ制御回路 2 a 8 に転送し、前記データ制御回路 2 a 8 は得られたターゲットビット量をもとに平均アクティビティと、アクティビティ計算回路 2 a 9 から得られる符号化を行おうとしている画像ブロックのアクティビティと可変長符号化回路 2 a 5 から得られる発生符号量の情報をもとに量子化回路 2 a 9 の量子化係数の大きさの調整を行ない、符号化による発生符号量がターゲットビット量に近づくようにサブピクチャー内でのレート制御を行なう。

【0020】ところで、(数 1)、(数 2) を用いるにあたっては、どのフレームの平均アクティビティを参照するかを決める必要がある。図 8 はどのフレームの平均アクティビティを参照するかを示すものである。本実施例において、(数 1) または (数 2) を利用するにあ

って、平均アクティビティの参照フレームを図 8 (a)、(b) を用いて説明する。図 8 (a) は図 8 (b) のようにディスプレイ順に並んだフレームを GOP = 6、M = 3 で符号化した場合の符号化順番を示すものである。本実施例では平均アクティビティの参照の方法として図 8 (a) の様に符号化しようとするフレームの直前のフレームのサブピクチャーの平均アクティビティとする。即ち図 8 (a) において最初の GOP の符号化フレームであるフレーム内符号化を行う I 0 については各サブピクチャーに等分割にターゲットビット量を割り振り、次の片方向フレーム間符号化フレーム P 3 の平均アクティビティの参照フレームは直前に符号化した I 0 の原画像信号の平均アクティビティとし、これ以降の参照アクティビティの参照フレームの関係も P 3 の時と同様に直前の符号化フレームを参照する。

【0021】上記実施例では各サブピクチャーの画像の複雑さを表す原画像信号の平均アクティビティの大きさに応じてサブピクチャーにターゲットビット量を割り当てる事ができるため、サブピクチャー間の符号化による画質の不揃いを抑える事ができ、結果として全画面での画質の向上を実現できる。

【0022】なお、本実施例では評価関数としてアクティビティの平均値を用いたが、サブピクチャー内部でのアクティビティの総和、分散等を用いても同様な効果が得られると考えられる。

【0023】また、本実施例では各サブピクチャーへのターゲットビット量をフレーム単位で割り振ったが、GOP 単位で割り振りを行う処理も考えられる。

【0024】(実施例 2) 次に、差分画像信号の画像ブロックのアクティビティを用いた実施例について、図面を参照しながら説明する。参照図面は図 1 と本発明の符

号化装置におけるサブピクチャーへのターゲットビット量の割当の処理を示す流れ図である図 6 である。なお、実施例 1 と同一機能の構成要素については説明を省略する。

【0025】符号化において GOP = 6、M = 3 である。本実施例のターゲットビット量の割当を本発明の画像信号符号化装置で行う時の動作を以下に示す。符号化器の動作説明は符号化器 2 (a) で行う。サブピクチャー内でのレート制御に利用される原画像信号の画像ブロックのアクティビティの計算をデータ制御回路 2 a 8 で行なう一方で、フレーム間符号化を行なう時には減算器 2 a 1 からの出力である差分画像信号の画像ブロックのアクティビティをデータ制御回路 2 a 8 で計算する。前記原画像信号及び、差分画像信号の画像ブロックのアクティビティをもとにデータ制御回路 2 a 8 はサブピクチャー内の平均アクティビティを計算する。前記データ制御回路 2 a 8 で計算されたサブピクチャーの原画像信号及び、差分画像信号の画像ブロックの平均アクティビティはホストバス 4 を介してホスト CPU 5 に転送される。前記ホスト CPU 5 は前記符号化器 2 a、2 b から転送されてきた原画像信号または差分画像信号の平均アクティビティから全画面での平均アクティビティを計算する (STEP 61)。前記ホスト CPU 5 は次に符号化を行おうとしているサブピクチャーが、フレーム内符号化、片方向フレーム間符号化、両方向フレーム間符号化のいずれで行うかを判断し (STEP 62)、前記 3 つの符号化の方法に応じて前記原画像信号及び、差分画像信号の平均アクティビティをもとに次の符号化を行なうフレームのサブピクチャーのターゲットビット量の割当を SP 65、SP 66、SP 67 に分岐する。これは平均アクティビティの参照フレームが符号化方法によって異なるためである。図 9 (a)、(b) は本実施例の場合の平均アクティビティの参照フレームを示す図である。ここで GOP = 6、M = 3 である。図 9

(a) に示すようにフレーム内符号化とフレーム間符号化とで平均アクティビティの参照フレームの関係が異なる。SP 63 のフレーム内符号化を次に行う場合については、最初の GOP のフレーム内符号化フレーム I 0 では参照フレームがないためターゲットビット量を各サブピクチャーに均等に割り振り、次の GOP の I 6 については既に符号化が終了したフレームの中で、ディスプレイ順に見た場合に最も近い P 3 を参照し、次の GOP のフレーム内符号化フレーム I 12 も同様な参照の仕方では P 9 を平均アクティビティの参照フレームとする。SP 64 の片方向フレーム間符号化を次に行う場合、最初の GOP の片方向フレーム間符号化を行う P 3 はまだフレーム内符号化が I 0 で行われただけで差分画像信号のアクティビティが求められていないので I 0 と同様にターゲットビット量は各サブピクチャーで均等に割り振られる。次の GOP の P 9 については既に符号化が終了して

いるフレームの中でディスプレイ順に見た場合最も近い両方向フレーム間符号化フレーム B 5 を平均アクティビティの参照フレームとし、次の GOP の片方向フレーム符号化を行う際にも P 6 と同様な参照の仕方を行う。S P 6 5 の両方向フレーム間符号化を次の両方向予測フレーム間符号化フレームで行う場合、最初の GOP の両方向フレーム間符号化フレームの B 1 においては既に符号化が終了したフレーム間符号化フレームの中でディスプレイ順に見た場合に最も近い P 3 の差分画像信号の平均アクティビティを参照し、次の B 2 も同様な基準のもとに B 1 の差分画像信号の平均アクティビティを参照する。B 4、B 5 についても同様な基準で B 4 は P 3 を、B 5 は B 4 の差分画像信号の平均アクティビティを参照する。次の GOP においても上記の方法で差分画像信号のアクティビティの参照を行う。上記の参照フレームの方法においては図 9 (b) からわかるように、参照フレームがディスプレイ順に見た場合、なるべくアクティビティの参照距離が小さくなるように平均アクティビティの参照が行われる。S P 6 3、S P 6 4、S P 6 5 で符号化フレームの符号化方法に応じて平均アクティビティをホスト CPU で決定した後、S P 6 6 で前記ホスト CPU は原画像信号または差分画像信号の平均アクティビティをもとに (数 1) または (数 2) より各サブピクチャーへのターゲットビット量を計算する。前記割当を行なうに当たってホスト CPU 5 は、予め設定されたターゲットビットレートから、次の符号化を行うサブピクチャーに分割していないフレーム全体に割り当てるフレームターゲットビット量をもとに (数 1) または (数 2) に従って行い、求められた各サブピクチャーのターゲットビット量をホスト CPU 5 からホストバス 4 を介してレート制御回路に転送する。前記レート制御回路 2 a 8、2 b 8 は得られたターゲットビット量に従って量子化回路 2 a 9、2 b 9 の量子化係数の調整を実施例 1 と同様に行ない、サブピクチャー内でのレート制御を行なう。

【0026】上記実施例では差分画像信号の平均アクティビティも各サブピクチャーへのターゲットビット量を割当る時に用いるため、フレーム間符号化を行う符号化方法において、ターゲットビット量の割当を適正に行え、画像信号の効率的な符号化を行う事が出来る。

【0027】なお、本実施例では評価関数としてアクティビティの平均値を用いたが、サブピクチャー内部でのアクティビティの総和、分散等を用いても同様な効果が得られると考えられる。

【0028】また、本実施例では各サブピクチャーへのターゲットビット量をフレーム単位で割り振ったが、GOP 単位で割り振る処理も考えられる。

【0029】(実施例 3) 次に、各サブピクチャーのターゲットビット量を決定する際にアクティビティを用いるだけでなく、サブピクチャー内での画像ブロッ

クの 2 乗誤差和を用いる実施例について以下に説明する。参照図面は図 1 と本発明の符号化装置におけるサブピクチャーへのターゲットビット量の割当の処理を示す流れ図である図 7 である。なお、実施例 2 と同一機能の構成要素については説明を省略する。

【0030】符号化において GOP = 6、M = 3 である。本実施例のターゲットビット量の割当の処理の流れを本発明の画像信号符号化装置で行う時の動作を以下に示す。実施例 2 の画像信号符号化装置において、画像ブロックのアクティビティをデータ制御回路 2 a 8、2 b 8 で計算する際に画像ブロックを構成するサブブロックについて各々、原画像信号または差分画像信号の画素値の 2 乗和を計算し、画像ブロックを構成するサブピクチャーの誤差の画像ブロック内での 2 乗和の最小値である 2 乗誤差和を求める。前記データ制御回路 2 a 8 で計算される前記サブブロックの 2 乗誤差和からサブピクチャー内での総和を計算し、それより平均値を求め、ホストバス 4 を経由してホスト CPU 5 に転送する。前記ホスト CPU 5 は符号化器 2 a、2 b から転送された各サブピクチャーの平均 2 乗誤差和から全画面での平均 2 乗誤差和を求める (STEP 7 1)。前記ホスト CPU 5 は次に符号化を行おうとしているサブピクチャーが、フレーム内符号化、片方向フレーム間符号化、両方向フレーム間符号化のいずれで行うかを判断し (STEP 7 2)、前記 3 つの符号化の方法に応じて前記原画像信号の平均アクティビティ及び、差分画像信号の平均 2 乗誤差和の参照フレームを S P 7 3、S P 7 4、S P 7 5 で決定する。これは平均アクティビティ及び平均 2 乗誤差和の参照フレームが符号化方法によって異なるためである。図 9 (a)、(b) は本実施例の場合の平均アクティビティの参照フレームを示す図である。ここで GOP = 6、M = 3 である。図 9 (a) に示すようにフレーム内符号化とフレーム間符号化とでターゲットビット量の割当を決定するパラメータが異なる。S P 7 3 のフレーム内符号化を次に行う場合については原画像信号の平均アクティビティを用いるが、最初の GOP のフレーム内符号化フレーム I 0 では参照フレームがないためターゲットビット量を各サブピクチャーに均等に割り振り、次の GOP の I 6 については既に符号化が終了したフレームの中で、ディスプレイ順に見た場合に最も近い P 3 を参照し、次の GOP のフレーム内符号化フレーム I 1 2 も同様な参照の仕方で行う。S P 7 4 の片方向フレーム間符号化を次に行う場合には平均 2 乗誤差和を用いるが、最初の GOP の片方向フレーム間符号化を行う P 3 はまだフレーム内符号化が I 0 で行われただけで差分画像信号の 2 乗誤差和が求められていないので I 0 と同様にターゲットビット量は各サブピクチャーで均等に割り振られる。次の GOP の P 9 については既に符号化が終了しているフレームの中でディスプレイ順に見た場合最も近い両方向フ

フレーム間符号化フレーム B 5 を平均 2 乗誤差和の参照フレームとし、次の GOP の片方向フレーム符号化を行う際にも P 6 と同様な参照の仕方を行う。SP 7 5 の両方向フレーム間符号化を次の両方向予測フレーム間符号化フレームで行う場合、最初の GOP の両方向フレーム間符号化フレームの B 1 においては既に符号化が終了したフレーム間符号化フレームの中でディスプレイ順に見た場合に最も近い P 3 の差分画像信号の平均 2 乗誤差和を参照し、次の B 2 も同様な基準のもとに B 1 の差分画像信号の平均 2 乗誤差和を参照する。B 4、B 5 についても同様な基準で B 4 は P 3 を、B 5 は B 4 の差分画像信号の平均 2 乗誤差和を参照する。次の GOP においても上記の方法で差分画像信号の平均 2 乗誤差和の参照を行

$$\text{Target_sub}(k) = \frac{\text{Target_total}}{N} \times \frac{a \times b_square(k) + \text{avg_b_square_full}}{b_square(k) + a \times \text{avg_b_square_full}}$$

b_square_sub(i) : i 番目のサブピクチャーの平均
2 乗誤差和(差分画像信号)

avg_b_square_full : 全画面でのサブピクチャーの
平均 2 乗誤差和

【0034】または

【0035】

※【数 4】

※

$$\text{Target_sub}(k) = \text{Target_total} \times \frac{b_square(k)}{\sum_{k=1}^N b_square(k)}$$

a : 定数

【0036】より各サブピクチャーへのターゲットビット量を計算する。(数 3)、(数 4)において、b_square(k) は k 番目のサブピクチャーの平均 2 乗誤差和、avg_b_square_full は全画面での平均 2 乗誤差和である。片方向フレーム間符号化及び両方向フレーム間符号化の場合には SP 7 7 において各サブピクチャーの平均 2 乗誤差和と全画面での平均 2 乗誤差和から(数 3)または(数 4)で各サブピクチャーへの発生ビット量を決定する。ターゲットビット量の割当を行なうに当たってホスト CPU 5 は、予め設定されたターゲットビットレートから、次の符号化を行うサブピクチャーに分割していないフレーム全体に割り当てるフレームターゲットビット量を求め、前記フレームターゲットビット量から(数 1)または(数 2)、(数 3)または(数 4)で分配を行い、求められた各サブピクチャーのターゲットビット量をホスト CPU 5 からホストバス 4 を介して各符号化器のデータ制御回路 2 a 8、2 b 8 に転送する。前記データ制御回路 2 a 8、2 b 8 は得られたターゲットビット量に従って量子化回路 2 a 9、2 b 9 の量子化係数の調整を実施例 1 と同様に行ない、サブピクチャー内

* う。

【0031】上記の参照フレームの方法においては図 9 (b) からわかるように、参照フレームがディスプレイ順に見た場合、なるべく平均アクティビティ及び平均 2 乗誤差和の参照距離が小さくなるように平均アクティビティ及び平均 2 乗誤差和の参照が行われる。

【0032】SP 7 3、SP 7 4、SP 7 5 で符号化フレームの符号化方法に応じて平均アクティビティまたは平均 2 乗誤差和をホスト CPU 5 で決定した後、フレーム内符号化の場合には SP 7 6 で前記ホスト CPU 5 は原画像信号の平均アクティビティをもとに

【0033】

{数 3}

$$\text{Target_sub}(k) = \frac{\text{Target_total}}{N} \times \frac{a \times b_square(k) + \text{avg_b_square_full}}{b_square(k) + a \times \text{avg_b_square_full}}$$

でのレート制御を行なう。

【0037】上記本実施例の画像信号符号化装置はサブピクチャーの原画像信号の平均アクティビティと平均 2 乗誤差和とを各サブピクチャーへのターゲットビット量を割り当てる際に用いる事によって、各サブピクチャーの画像信号の複雑さに応じたターゲットビット量を割り当てる事が出来、画像信号の効率的な符号化を実現できる。

【0038】なお、本実施例では評価関数としてアクティビティ及び 2 乗誤差和の平均値を用いたが、サブピクチャー内部でのアクティビティの総和、分散等を用いても同様な効果が得られると考えられる。

【0039】また、本実施例では各サブピクチャーへのターゲットビット量をフレーム単位で割り振ったが、GOP 単位で割り振りを行う処理も考えられる。

【0040】(実施例 4) 符号化を行う入力画像信号に不連続性が生じた場合(以下これをシーンチェンジという。)に対応した各サブピクチャーへのターゲットビット量の割り振り方についての実施例を以下で説明する。

図 10 は本実施例の画像信号符号化装置である。実施例

1と同じ回路については省略する。図10において2a13、2b13はシーンチェンジ検出回路である。シーンチェンジ検出回路2a13、2b13は動きベクトル検出回路2a12、2b12の出力である動きベクトルの分布の変化から入力動画像信号の不連続性、すなわちシーンチェンジを判定し、シーンチェンジが生じた場合には、データ制御回路2a8にシーンチェンジ発生を表すフラグとシーンチェンジ発生点を示すデータを転送する。前記データ制御回路2a8はシーンチェンジの発生を知らせるフラグとシーンチェンジの発生点を知らせるデータとを平均アクティビティと共にホストCPU5にデータバス4を介して転送する。前記ホストCPU5には前記各サブピクチャーの平均アクティビティのデータとシーンチェンジの有無を示すフラグとシーンチェンジの発生点を表すデータが蓄積される。前記ホストCPU5が次の符号化フレームがシーンチェンジ後の最初のフレームであるとシーンチェンジを表すフラグとシーンチェンジ発生点を表すデータから判断し、前記フレームのサブピクチャーへ割り当てるターゲットビット量をフレームターゲットビット量から均等に配分する。

【0041】上記のような各サブピクチャーへのターゲットビット量の割当を行う事によって、シーンチェンジが発生した場合に、まったく相関の無い異なる連続性をもつシークエンスのフレームから平均アクティビティを参照し、前記平均アクティビティに基づいて符号化がなされることがなく、シーンチェンジが発生しても、ターゲットビット量の割当が大きく誤る事がなくなる。

【0042】

【発明の効果】このように本発明の画像信号符号化方法及び、画像信号符号化装置は画像信号をサブピクチャーに分割して並列符号化を行う際に、各サブピクチャーのターゲットビット量を、画像信号の複雑さを表す原画像信号と差分画像信号の平均アクティビティと平均2乗誤差和とをもとにして動的に割り当てを決定するため、各サブピクチャーの画像の複雑さに応じたターゲットビット量の配分がなされ、従来の場合のようにあるサブピクチャーの画像の画質が他のサブピクチャーより劣化するという現象を回避出来、結果として並列符号化における画質の向上を実現する事が出来る。

【図面の簡単な説明】

【図1】本発明の一実施例の画像信号符号化装置を示すブロック図

【図2】従来例の画像信号符号化装置を示すブロック図

【図3】画像信号の分割を示す説明図

【図4】サブピクチャーの画像パターンの分布を示す説明図

【図5】第一実施例のホストCPUでのターゲットビット量の割当の処理を示す流れ図

10 【図6】第二実施例のホストCPUでのターゲットビット量の割当の処理を示す流れ図

【図7】第三実施例のホストCPUでのターゲットビット量の割当の処理を示す流れ図

【図8】原画像信号の平均アクティビティを用いる場合の参照フレームを示す説明図

【図9】平均アクティビティ（差分画像信号と原画像信号）と平均2乗誤差和を用いる場合の参照フレームを示す説明図

【図10】第四実施例の画像信号符号化装置の構成図

20 【符号の説明】

1 画像信号分割器

2a 第一符号化器

2b 第二符号化器

2a1 減算器

2a2 スイッチ

2a3 直交変換回路

2a4 量子化回路

2a5 可変長符号化回路

2a6 逆量子化回路

30 2a7 逆直交変換回路

2a8 データ制御回路

2a9 加算器

2a10 スイッチ

2a11 フレームメモリ

2a12 動きベクトル検出回路

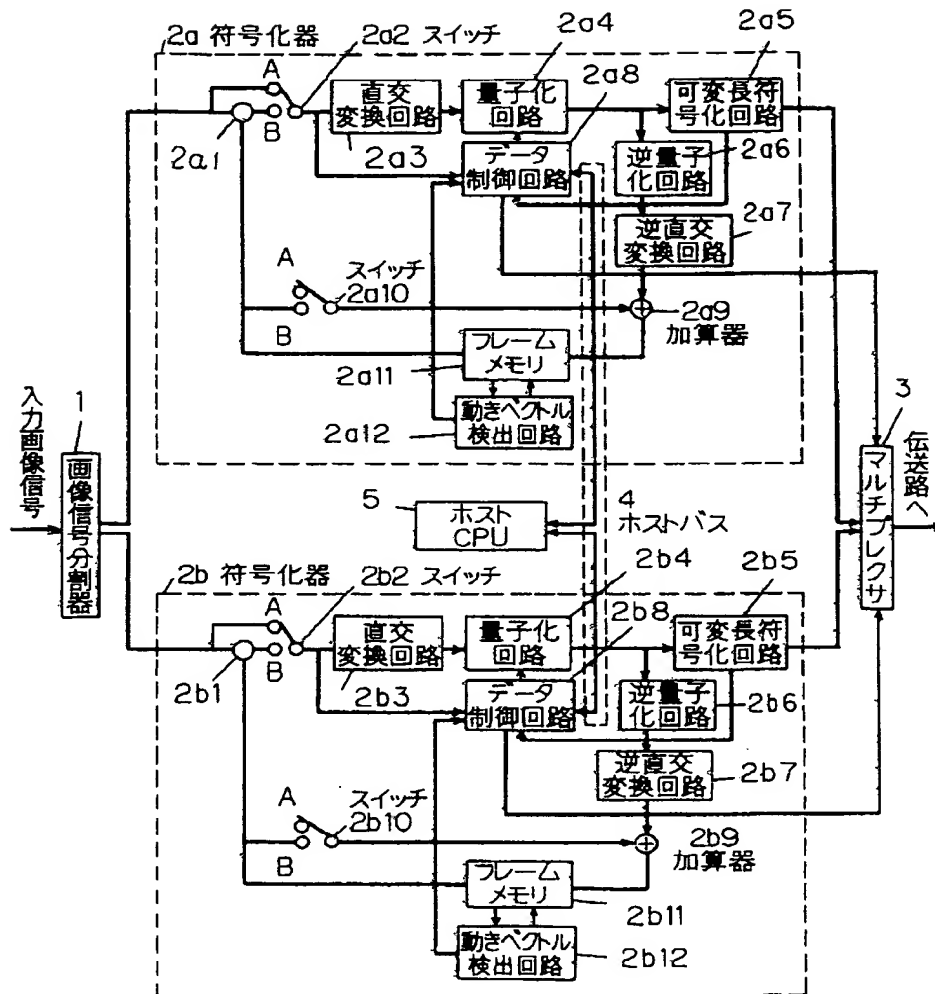
2a13 シーンチェンジ検出回路

3 マルチプレクサー

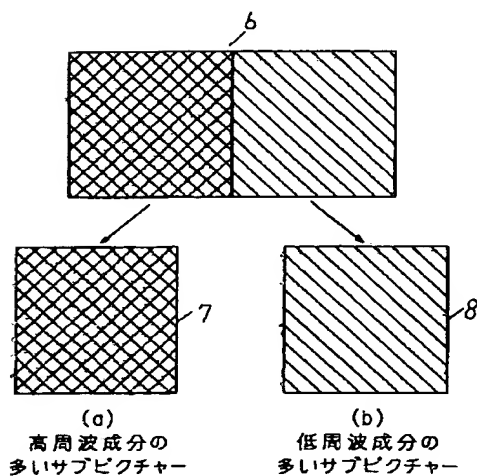
4 ホストバス

5 ホストCPU

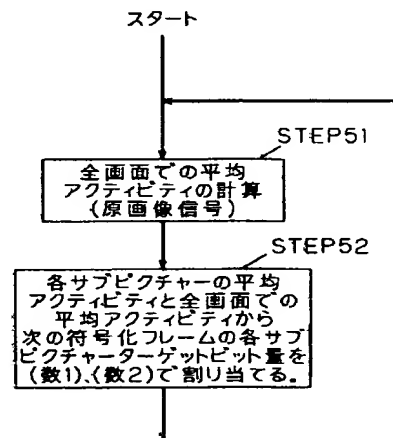
【図1】



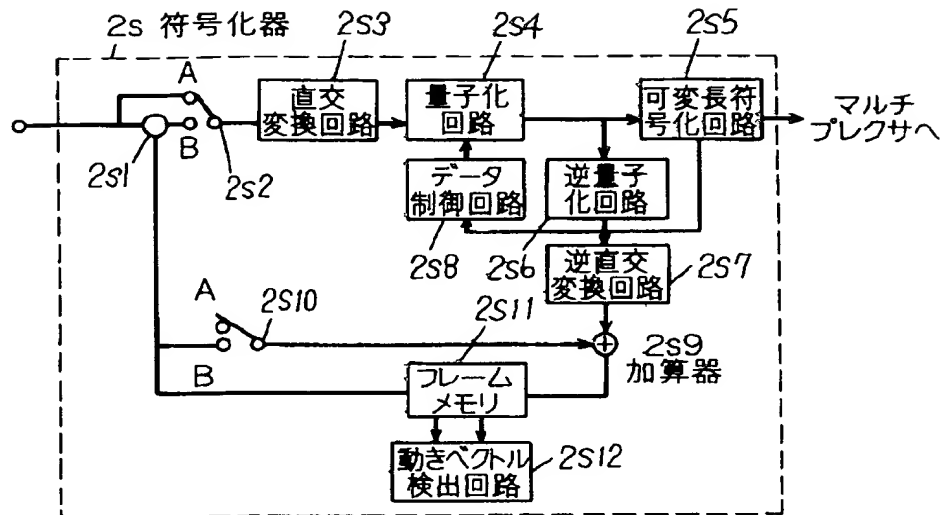
【図4】



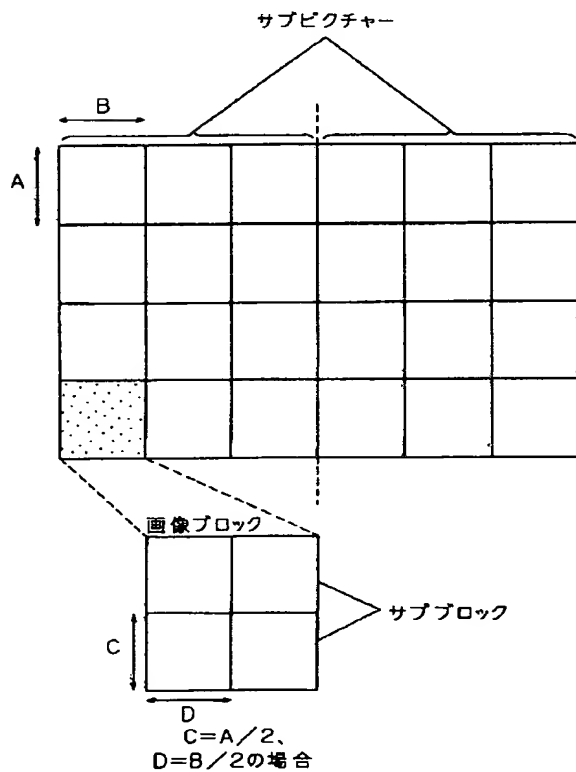
【図5】



【図2】



【図3】

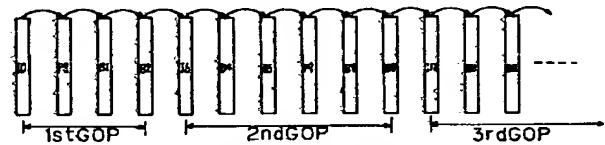


【図8】

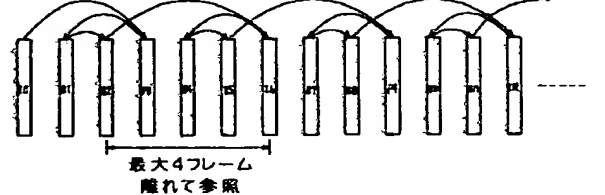
原画像信号の平均アクティビティを用いる場合の参照フレームを示す図

- I : Intra Frame (フレーム内符号化フレーム)
- P : Predicted Frame (片方向予測フレーム間符号化フレーム)
- B : Interpolated Frame (両方向予測フレーム間符号化フレーム)

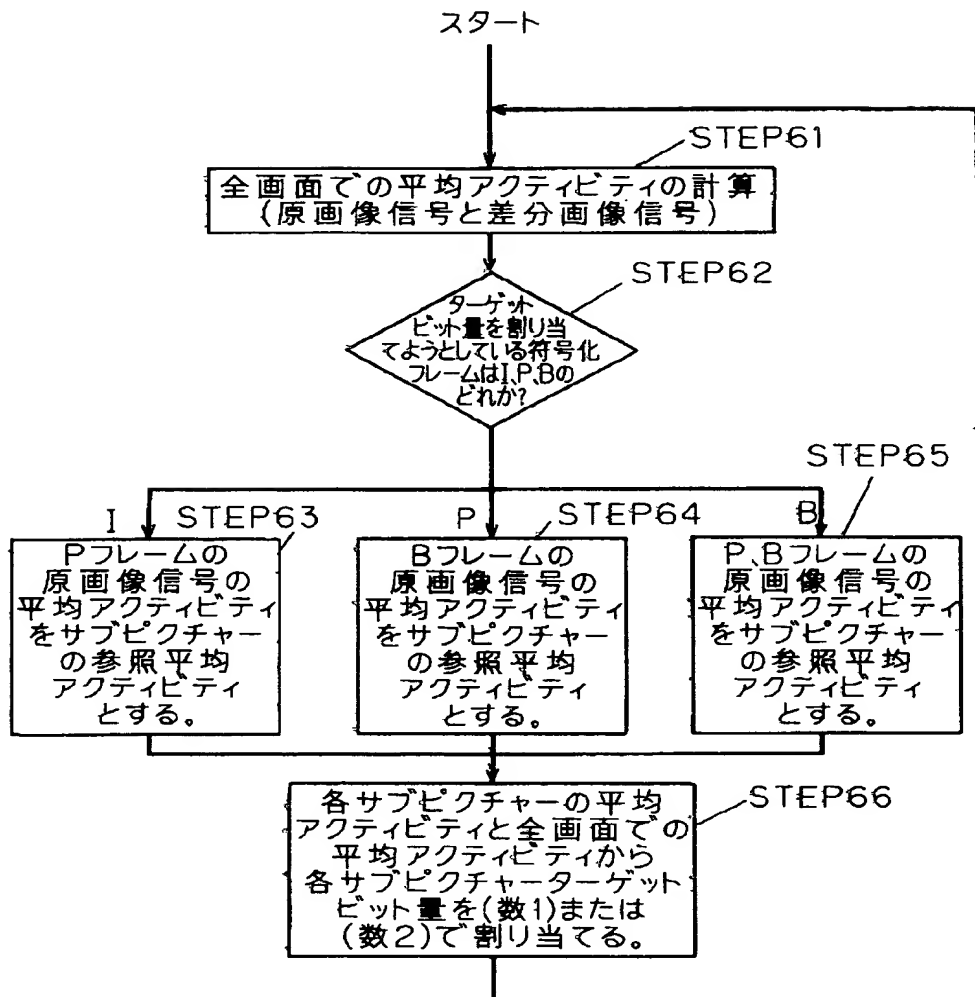
(a) 符号化順に並んだ場合の参照フレームの関係



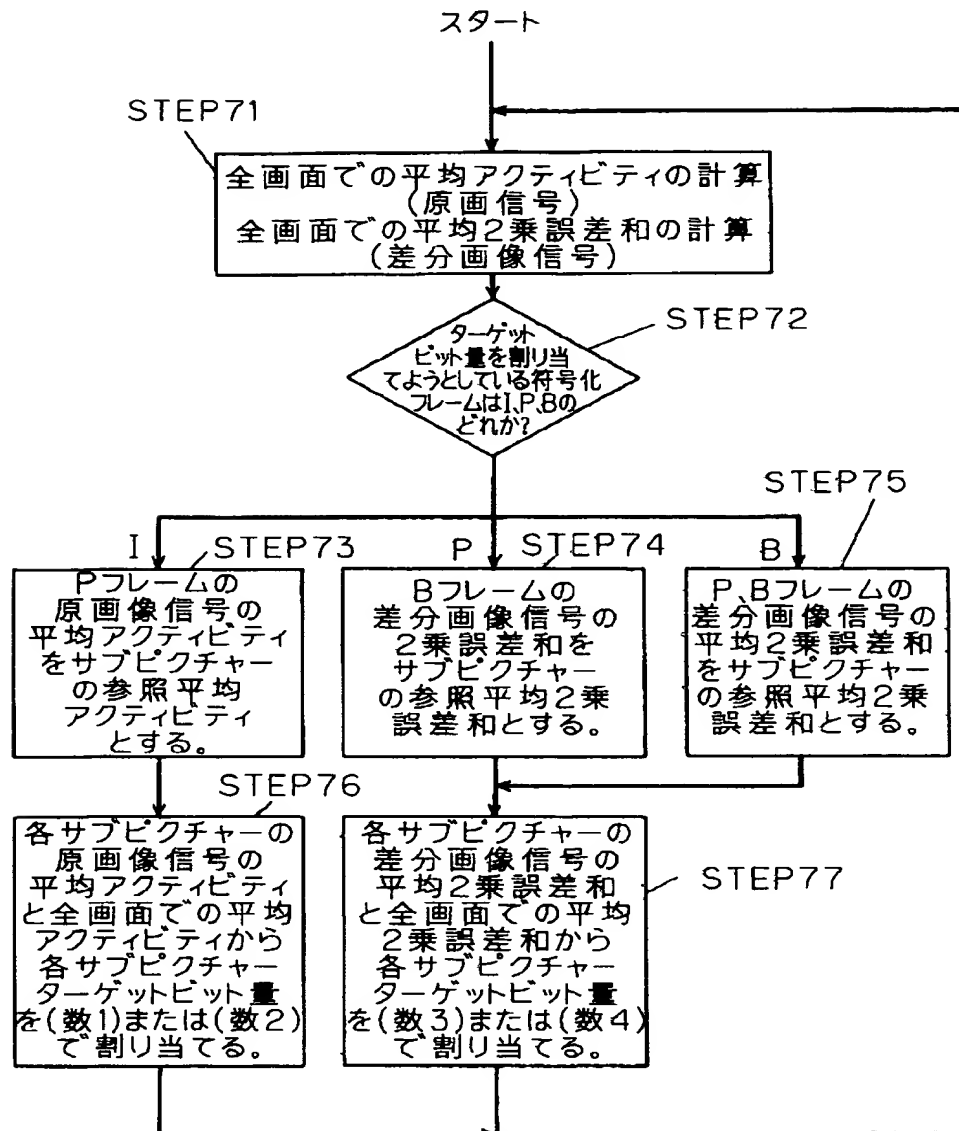
(b) ディスプレー順に並んだ場合の参照フレームの関係



【図6】



【図7】

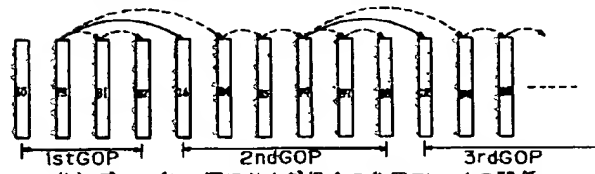


【図9】

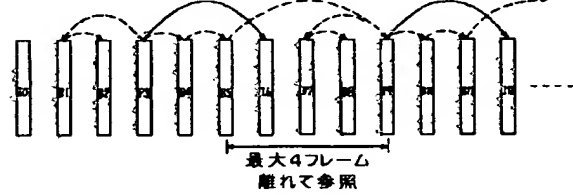
平均アクティビティ(原画像信号、
差分画像信号)と平均2乗誤差和を
用いる場合の参照フレームを示す図

—→ 原画像信号のアクティビティ参照
- - - - 差分画像信号のアクティビティ参照

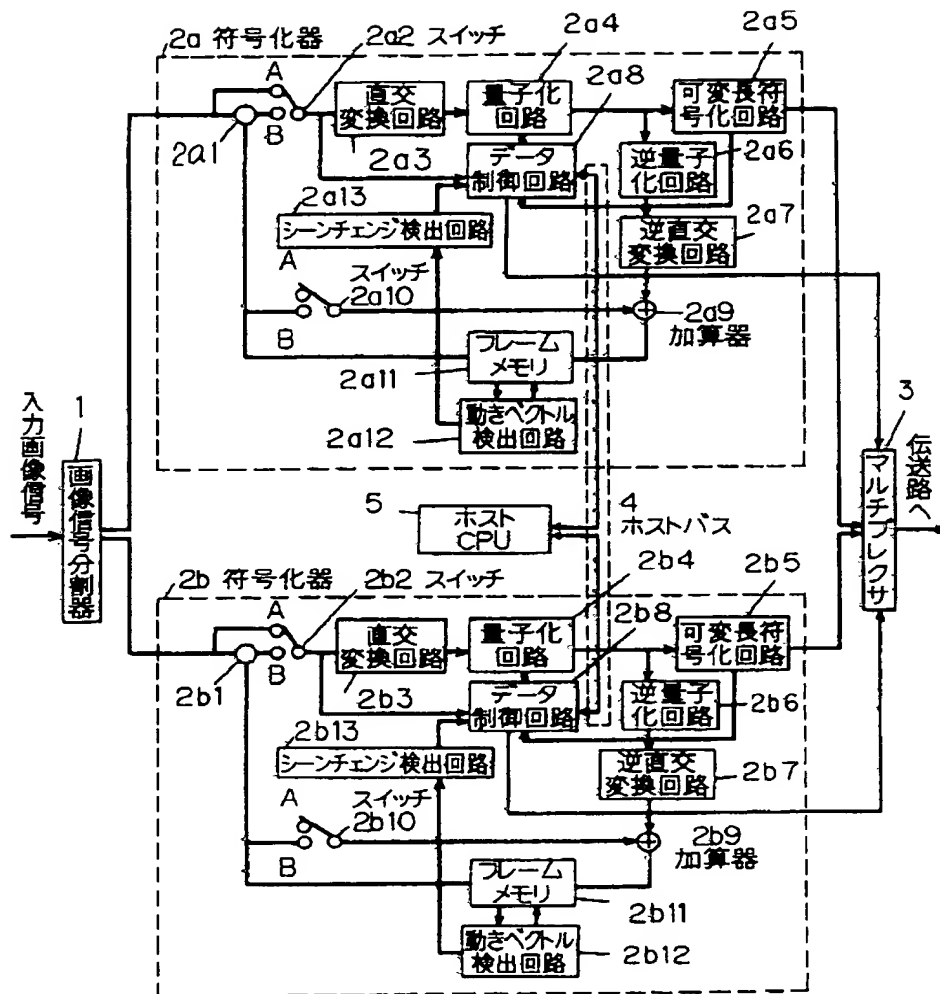
(a) 符号化順に並んだ場合の参照フレームの関係



(b) ディスプレー順に並んだ場合の参照フレームの関係



【図10】



フロントページの続き

(72)発明者 竹村 佳也
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-018959

(43)Date of publication of application : 19.01.1996

(51)Int.Cl. H04N 7/24

H04N 5/92

(21)Application number : 06-152156 (71)Applicant : MATSUSHITA-
ELECTRIC IND CO LTD

(22)Date of filing : 04.07.1994 (72)Inventor : YAMAGUCHI RYOJI
SUZUKI HIROYUKI

KONDO TOSHIYUKI

TAKEMURA YOSHIYA

(54) METHOD AND DEVICE FOR ENCODING IMAGE SIGNAL

(57)Abstract:

PURPOSE: To allocate encoding target bit quantity between each encoder corresponding to the evaluation function of activity of an image signal.

CONSTITUTION: This device is equipped with the encoders 2a, 2b provided with data control circuits 2a8, 2b8 which calculate the activity of an original image signal and a differential image signal and mean activity in a subpicture and adjust the quantization coefficients of quantization circuits 2a4, 2b4 from the activity and the mean activity, and control generating code quantity, a host CPU 5, and a host bus 4 which connects the encoders 2a, 2b to the host 5. In the case the target bit quantity of the encoders 2a, 2b are allocated, the mean activity of the original image signal and the differential image signal calculated by the data control circuits 2a8, 2b8 are transferred to the host 5 via the host bus 4, and the target bit quantity of the encoders 2a, 2b can be decided by the host 5

by using the mean activity of the original image signal or differential image signal.

LEGAL STATUS [Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A picture signal is divided into an N (N is two or more integers.) piece picture signal (the picture signal divided into this N individual below is called subpicture .). $A \times B$ in each subpicture the picture signal coding approach of performing coding in a frame, and interframe coding for every frame -- setting -- said subpicture (A and B -- a forward integer --) The subject-copy image of a pixel (this is called image block below.) every -- two or more $C \times D(s)$ (positive integer with which C makes i a positive number and $A = i \times C$ is filled.) which constitute said image block D is a positive integer with which $B = j \times D$ is filled by making j into a positive number. What added 1 to the minimum value of distribution of the picture signal (this is called subblock below.) of a pixel (this is called activity below.) is calculated. The target amount of generating signs when encoding each subpicture using the performance index of said activity (this is called amount of target bits below.) The amount of permissible generating signs

in the full screen which should be encoded (this is called below amount of Main target bits.) from -- the picture signal coding approach characterized by what it distributes and opts for.

[Claim 2] It is the subpicture of N individual about a picture signal. It divides and is each subpicture. In the picture signal coding approach of performing coding in a frame, and interframe coding for every frame The activity of the subtraction-image signal generated when performing interframe coding is calculated. The performance index of the activity of said subtraction-image signal is used, and it is each subpicture. The picture signal coding approach characterized by distributing and determining the amount of target bits from the amount of Main target bits.

[Claim 3] a picture signal -- subpicture of N individual dividing -- each subpicture every -- the picture signal coding approach of performing coding in a frame, and interframe coding -- setting -- coding in a frame -- the performance index of the activity of a subject-copy picture signal, and interframe coding -- difference -- the picture signal coding approach characterized by using the performance index of the activity of a picture signal.

[Claim 4] The picture signal coding approach characterized by assigning many amounts of target bits to a subpicture with said big average activity in the picture signal coding approach according to claim 1, using the average value (this being

called average activity below.) within the subpicture of the activity of a subject-copy picture signal as a performance index.

[Claim 5] The picture signal coding approach characterized by assigning many amounts of target bits to a subpicture with said big average activity in the picture-signal coding approach according to claim 2, using the average value (average activity) within the subpicture of activity as a performance index.

[Claim 6] The picture signal coding approach characterized by assigning many amounts of target bits to a subpicture with said big average activity in the picture signal coding approach according to claim 3, using the average value (this being called average activity below.) within the subpicture of activity as a performance index.

[Claim 7] A picture signal divider, the encoder of N individual, the host CPU, and the host bus that ties the host CPU and each encoder in the first half, The motion vector detector which is equipped with a multiplexer and extracts the motion vector of a picture signal inside said encoder, The subtractor which generates difference with a reference picture signal from a subject-copy picture signal based on the output of said motion vector detector, The rectangular conversion circuit which performs orthogonal transformation of the image block of a subject-copy picture signal, or the image block of the subtraction-image signal by which the motion compensation was carried out, The quantization circuit

which quantizes the output of said rectangular conversion circuit, and the variable-length coding network which carries out variable length coding of the output of said quantization circuit, The reverse quantization circuit which carries out reverse quantization of the output of said quantization circuit, and the reverse rectangular cross conversion circuit which carries out reverse orthogonal transformation of the output from said reverse quantization circuit, The adder which adds the output and said reference picture signal from said reverse rectangular cross conversion circuit, and creates a reconstruction picture signal, Adjust the quantization multiplier of said quantization circuit and it has the data control circuit which controls the amount of generating signs of coding. Said picture signal divider divides an input picture signal into the subpicture of N individual. The encoder of eye the n-th ($n = 1 - N$) watch encodes the n-th subpicture per image block. Furthermore, the n-th playback image block reproduced by said reverse quantization circuit, the reverse rectangular cross conversion circuit, and the adder is stored in a frame memory. Said multiplexer is picture signal coding equipment which multiplexes and transmits the output of the encoder of said N individual. subpicture every, in case coding in a frame and interframe coding are performed The amount of Maine target bits is set up by the host CPU, and it is each subpicture in said data control circuit. It asks for the average activity within the subpicture of the activity of an inner subject-copy-

picture signal, and said activity. Said average activity is transmitted to the host CPU through said host bus. Based on said average activity, from said amount of Maine target bits Subpicture with said big average activity It is each subpicture by operation which assigns many amounts of target bits. The amount of target bits is determined. The amount of target bits is transmitted to a data control circuit through said host bus in the first half. Said data control circuit adjusts the magnitude of the quantization multiplier of said quantization circuit per image block so that the amount of generating signs inside a subpicture may approach the amount of target bits assigned in said host CPU. Picture signal coding equipment characterized by encoding a picture signal, controlling the amount of generating signs.

[Claim 8] In picture signal coding equipment according to claim 7 in a data control circuit The activity of a subtraction-image signal, The average activity of the subtraction-image signal inside said subpicture is calculated. The average activity of said subtraction-image signal is transmitted to the host CPU through a host bus with the average activity of a subject-copy picture signal. Said host CPU uses the average activity of said subject-copy picture signal, and the average activity of said subtraction-image signal. To a subpicture with the big average activity of said subject-copy picture signal or a subtraction-image signal many amounts of target bits Picture signal coding equipment characterized by

performing count which is assigned.

[Claim 9] A picture signal is divided into the subpicture of N individual, and it is each subpicture. For every frame, coding in a frame, The minimum value in the square sum of the pixel value of two or more subblocks which constitute said image block for every image block in said subpicture in case it carries out by interframe coding (this is called square error sum below.) The picture signal coding approach characterized by assigning the target amount of target bits using said square error sum when calculating and encoding each subPIKUYA.

[Claim 10] A picture signal is divided into the subpicture of N individual, and it sets to the picture signal coding approach of it being parallel and performing coding in a frame, and interframe coding for every subpicture, and is each subpicture. The activity of a subject-copy picture signal and the square error sum of a subtraction-image signal are used, and it is each subpicture. The picture signal coding approach characterized by assigning the amount of target bits.

[Claim 11] It sets to the picture signal coding approach according to claim 8, and is each subpicture. As assignment of the amount of target bits The average activity of a subject-copy picture signal, and the average within the subpicture of the square error of a subtraction-image signal (this is called error sum the 2nd [an average of] power below.) The picture signal coding approach characterized by using and assigning many amounts of target bits to said

average activity and the big subpicture of said 2nd [an average of] power error sum.

[Claim 12] About coding in a frame, it is the subpicture of a subject-copy picture signal. About the average activity inside and interframe coding, it is the subpicture of a subtraction-image signal. The picture signal coding approach according to claim 9 characterized by using the 2nd [an average of] power error sum inside.

[Claim 13] A picture signal divider, the encoder of N individual, the host CPU, and the host bus that ties the host CPU and each encoder in the first half, The motion vector detector which is equipped with a multiplexer and extracts the motion vector of a picture signal inside said encoder, The subtractor which generates difference with a reference picture signal from a subject-copy picture signal based on the output of said motion vector detector, The rectangular conversion circuit which performs orthogonal transformation of the image block of a subject-copy picture signal, or the image block of the subtraction-image signal by which the motion compensation was carried out, The quantization circuit which quantizes the output of said rectangular conversion circuit, and the variable-length coding network which carries out variable length coding of the output of said quantization circuit, The reverse quantization circuit which carries out reverse quantization of the output of said quantization circuit, and the

reverse rectangular cross conversion circuit which carries out reverse orthogonal transformation of the output from said reverse quantization circuit, The adder which adds the output and said reference picture signal from said reverse rectangular cross conversion circuit, and creates a reconstruction picture signal, Adjust the quantization multiplier of said quantization circuit and it has the data control circuit which controls the amount of generating signs of coding. Said picture signal divider divides an input picture signal into the subpicture of N individual. The encoder of eye the n -th ($n = 1 - N$) watch encodes the n -th subpicture per image block. Furthermore, the n -th playback image block reproduced by said reverse quantization circuit, the reverse rectangular cross conversion circuit, and the adder is stored in a frame memory. Said multiplexer is picture signal coding equipment which multiplexes and transmits the output of the encoder of said N individual. subpicture every, in case coding in a frame and interframe coding are performed The amount of Maine target bits is set up by the host CPU, and, in coding in a frame, it is each subpicture in said data control circuit. The average activity within the subpicture of the activity of an inner subject-copy picture signal, and said activity In the case of interframe coding, the square sum of the pixel value of the subblock which constitutes the image block of a subtraction-image signal is calculated. It asks for the square error sum which is the minimum value of the square sum of the pixel value of the subblock

within said image block. The average of the square error sum within a subpicture is calculated in said data control circuit. Subpicture which transmits to the host CPU through a host bus, and is encoded next based on the error sum and average activity said 2nd [an average of] power by said host CPU The amount of target bits is assigned. Said amount of target bits is transmitted to a data control circuit through said host bus. Said data control circuit is picture signal coding equipment characterized by controlling the amount of generating bits by coding, and continuing coding by adjusting the magnitude of a quantization multiplier for a quantization circuit per image block based on said amount of target bits.

[Claim 14] a picture signal -- subpicture of N individual dividing -- each subpicture In coding in a frame, and the picture signal coding approach which carries out interframe coding and assigns the amount of target bits dynamically to each subpicture every -- When the discontinuous nature of the input picture signal to encode arises (this is called scene change below.) It is the picture signal coding approach characterized by assigning the amount of target bits to each subpicture to homogeneity about the frame of the beginning after a scene change.

[Claim 15] A picture signal divider, the encoder of N individual, the host CPU, and the host bus that ties the host CPU and each encoder in the first half, The

motion vector detector which is equipped with a multiplexer and extracts the motion vector of a picture signal inside said encoder, The subtractor which generates difference with a reference picture signal from a subject-copy picture signal based on the output of said motion vector detector, The scene detector which detects the time location of the frame which judged the continuity of an input picture signal based on the output of said motion vector detector, and discontinuity produced, The rectangular conversion circuit which performs orthogonal transformation of the image block of a subject-copy picture signal, or the image block of the subtraction-image signal by which the motion compensation was carried out, The quantization circuit which quantizes the output of said rectangular conversion circuit, and the variable-length coding network which carries out variable length coding of the output of said quantization circuit, The reverse quantization circuit which carries out reverse quantization of the output of said quantization circuit, and the reverse rectangular cross conversion circuit which carries out reverse orthogonal transformation of the output from said reverse quantization circuit, The adder which adds the output and said reference picture signal from said reverse rectangular cross conversion circuit, and creates a reconstruction picture signal, Adjust the quantization multiplier of said quantization circuit and it has the data control circuit which controls the amount of generating signs of coding. Said

picture signal divider divides an input picture signal into the subpicture of N individual. The encoder of eye the n-th ($n = 1 - N$) watch encodes the n-th subpicture per image block. Furthermore, the n-th playback image block reproduced by said reverse quantization circuit, the reverse rectangular cross conversion circuit, and the adder is stored in a frame memory. Said multiplexer is picture signal coding equipment which multiplexes and transmits the output of the encoder of said N individual. Said scene detector which detected the discontinuity of an input picture signal when performing coding in a frame and interframe coding to every subpicture is a signal (this is called scene change flag signal below.) showing generating of a scene change. The signal (scene change point signal) showing the time location of the frame which said scene change generated is transmitted to the host CPU through a host bus. Said host CPU judges the existence of a scene change of the frame which is going to encode from a scene change flag signal and a scene change point signal. When it is judged that the frame which assigns the following amount of target bits is a frame after a scene change, Processing which assigns the amount of target bits of the subpicture which constitutes said frame to homogeneity from the amount of frame target bits is performed. The amount of target bits of the KAKUSABU picture determined by said processing is transmitted to the data control circuit of said encoder through a host bus at each. Said data control circuit is picture

signal coding equipment characterized by encoding by adjusting the magnitude of the quantization multiplier of said quantization circuit so that the amount of generating signs in a subpicture may approach the amount of target bits.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the picture signal coding approach of performing division coding of the picture signal by the high-speed sampling of HDTV etc., and picture signal coding equipment.

[0002]

[Description of the Prior Art] In recent years, since a picture signal has much amount of information, high coding of repeatability with sufficient effectiveness and a decryption technique are needed in fields, such as are recording media and an information communication link. With a high sampling frequency, the picture signals of HDTV are especially two or more small screens (this small screen is called subpicture below.) about a HDTV screen, when encoding on real time, since there is much amount of information. Refer to drawing 3 which

shows division of a picture signal. It divides and the approach of encoding with the encoder which became independent to each subpicture is taken. The picture signal coding equipment of the conventional example is explained to below.

[0003] In coding, coding in a frame and interframe coding are performed. Coding in a frame is the approach of encoding only by the data in a single frame. (The data obtained by this coding are called I frame data below.) There are uni-directional prediction interframe coding and both-directions prediction interframe coding as interframe coding. There are two approaches in uni-directional prediction interframe coding (the data obtained by this coding are called P frame data below.). One is the approach of performing forward prediction using I frame data, and another is the approach of performing forward prediction with reference to the P frame data in front of one in time. Both-directions prediction interframe coding (the data obtained by this coding are called B frame data below.) is the approach of predicting with reference to I frame data or P frame data. the bundle from a certain interframe coding frame to the following interframe coding frame -- GOP -- saying -- hurrah, the distance from an inner coding frame to the following uni-directional inter-frame frame is called M. Coding here is the case of $GOP=6$ and $M=3$.

[0004] Drawing 2 is picture signal coding equipment of the conventional example.

Suppose that it is extent which can be managed with the conventional example

even if the amount of information of an input picture signal does not perform screen separation. In drawing 2 , 2s is an encoder. Since the amount of permissible generating signs per frame by coding (it is the amount of target bits about this below) does not perform screen separation in this case, it is distributed from the amount of target signs (the amount of Maine target bits) assigned to the picture signal in a full screen. An input picture signal is blocked (an $A \times B$ pixel unit, and A and B are an integer.). This block is called image block below. Refer to drawing 3 . It is carried out and the signal of a motion compensation frame or the field is predicted by 12 2s of motion vector detectors with reference to the image reproduced in the past. Switch 2s2 are connected to the A side at the time of coding in a frame, and it connects with the B side at the time of interframe coding. next, the difference of the prediction signal and subject-copy picture signal which were generated by 1 a subject-copy picture signal or 2s of subtractors -- orthogonal transformation of the picture signal is carried out by 3 2s of rectangular conversion circuits, and it quantizes by 4 2s of quantization circuits. Variable length coding is performed by 5 2s of variable-length coding networks to the quantized signal. 5 is sent out to a transmission line 2s of variable-length encoders. The image block reconfigured by, carrying out [2s of quantization circuits] reverse quantization of the output from 4 by 6 2s of reverse quantization circuits on the other hand

since a reconstruction image is used as a prediction signal, carrying out reverse orthogonal transformation of the output by 7 2s of reverse rectangular cross conversion circuits, storing in frame memory 2s11 as it is in coding in a frame, and performing addition with a reference image by 9 2s of adders in the case of interframe coding is stored in frame memory 2s11. The activity of an image block and the amount of generating signs calculated for every coding of an image block by 5 2s of said variable-length coding networks are used for adjustment of the amount of generating signs within a subpicture. Activity is two or more $C \times D(s)$ (positive integer with which C makes i a forward integer and $A = i \times C$ is filled.) which constitute an image block. the positive integer with which D makes j a forward integer and $B = j \times D$ is filled -- the image (this is called subblock below.) of a pixel Refer to drawing 3 . They are things although 1 was added to the minimum value within the image block of distribution. The average value (this is called average activity below.) within the subpicture of said activity and said activity is calculated by 8 2s of data control circuits. So that it may become the amount of target bits assigned to the frame on which the amount of generating signs by coding of frame ** is encoding 8 the average activity of the frame encoded just before the subpicture under current coding which self holds, the activity of the image block of frame ** which is performing current coding, and the amount of generating signs calculated by 5 2s of said variable-length coding

networks 2s of data control circuits 2s of quantization circuits, when activity is large, a quantization multiplier is enlarged for the quantization multiplier of 4 at a basis. At the time of the reverse, it is made small, and when the rate of increase of the amount of generating signs is large, adjustment of enlarging a quantization multiplier and making it small at the time of the reverse is performed, and the amount of generating signs in a frame is controlled per image block.

[0005]

[Problem(s) to be Solved by the Invention] Although the above is explanation about the picture signal coding equipment which encodes without dividing a picture signal, it explains the case where next divide a picture signal and juxtaposition coding is performed.

[0006] When screen separation is carried out, properties, such as distribution of the frequency component of the divided screen (this is called subpicture below.), differ. Therefore, control of the amount of target bits which assigns the amount of target bits assigned to each subpicture in the case of coding according to the property of the image of a subpicture is needed.

[0007] By the way, since the frequency component of a picture signal and correlation are the indexes with which it is high and the complexity in an image block unit is expressed, the activity of said image block is a subpicture. When the average value of the activity inside is calculated, it is the subpicture. It can be

regarded as the index showing the complexity of an image. Drawing 4 shows an example of the image of each subpicture at the time of division. At drawing 4 → Screen 6 is a subpicture. 7 and subpicture It is divided into 8. Subpicture It sets to 7 and they are an image with many high frequency components, and a subpicture. 8 shows an image with many low-frequency components. If the field with many high frequency components has a fine image, and many bits are not assigned rather than a low frequency field when encoding, generally the inclination for an image to be distorted by coding will be seen. Since it is limited, the amount of total target bits which can be used by the whole coding processing is each subpicture. The amount of quota target bits is a subpicture. It is desirable to make it change accommodative according to the property of an image.

[0008] Moreover, the above-mentioned matter is being able to say also to the activity of the subtraction-image signal in the case of performing interframe coding. In addition, in case interframe coding is performed, when the pixel value of a subtraction-image signal is large, the field has an inclination with many high frequency components. then, difference -- the minimum value (this is called square error sum below.) in the inside of the square sum of the pixel value of two or more subblocks which constitute the image block of a picture signal -- an image block unit -- asking -- subpicture if the average value (this is called error sum the 2nd [an average of] power below.) inside is calculated -- these values

-- each subpicture The property of a picture signal is reflected.

[0009] However, in the case of the picture signal coding equipment of the conventional example, it is each subpicture. The amount of quota bits is the subpicture. Since it was not concerned with the property of an image but the amount of Maine target bits in a full screen was assigned uniformly, allocation of the effective amount of target bits using the property of a subject-copy picture signal was not made, but degradation of an image might become large compared with other subpictures by coding in the subpicture with many high frequency components.

[0010] This invention is each subpicture which took into consideration the property of the picture signal of each subpicture at the time of the division parallel processing of a picture signal in view of this point. It aims at realizing rate control which assigns the amount of target bits.

[0011]

[Means for Solving the Problem] in order to attain the above-mentioned object -- subpicture Each subpicture showing the property of a picture signal a subject-copy picture signal or difference -- the average activity of a picture signal -- calculating -- a basis [activity / said / average] -- each subpicture from the amount of Maine target bits Each subpicture divided by controlling the amount of target bits accommodative The amount of bits according to the property of a

picture signal is assigned.

[0012] In order to realize this, the picture signal coding equipment by this invention A picture signal divider, an encoder, a multiplexer, and the host CPU, It is the subpicture of the activity of the subject-copy picture signal for every image block, and a subtraction-image signal, and said activity in the data control circuit which is equipped with the host bus to which said host CPU and encoder are connected, and calculates the activity of an image block. In the interior Average activity is carried out. Said average activity is transmitted to the host CPU through a host bus. It is based on said average activity and is each subpicture from the amount of Maine target bits. Said host CPU calculates allocation of the accommodative amount of target bits. It is the configuration of transmitting the amount of target bits of each subpicture to the data control circuit of an encoder through said host bus. moreover, difference -- the square error sum of the image block of a picture signal, and the 2nd [an average of] power error sum within the subpicture -- said data control circuit -- calculating -- said 2nd [an average of] power error sum -- being based -- each subpicture It is the configuration which assigns the amount of target bits.

[0013]

[Function] By the configuration described above to the picture signal coding equipment of this invention, they are two or more subpictures about a

subject-copy picture signal. In case it divides, and it is parallel and encodes. Each subpicture It responds to the magnitude of the average activity showing the complexity of an image, and is each subpicture accommodative. The amount of target bits by allocation ***** Since allocation of the amount of target bits according to the property of the picture signal of each subpicture can be performed dynamically, The assigned amount of target bits can be used efficiently, and it becomes possible to arrange the image quality of the image between subpictures, and can contribute to improvement in the image quality in coding as a result.

[0014]

[Example]

(Example 1) The example of this invention is explained hereafter, referring to a drawing. Drawing 1 shows the flow chart where, as for drawing 5 , processing of assignment of the amount of target bits to the subpicture in the coding equipment of this invention expresses the block diagram of the picture signal coding equipment of the example of this invention. In addition, the same sign is attached to the component of the same function as the conventional example, and the detailed explanation is omitted.

[0015] It is referred to as $GOP=6$ and $M=3$ in coding. In drawing 1 , 4 is a host bus and 5 is the host CPU. A picture signal divider is the subpicture of N

individual about an input picture signal. It divides into the corresponding picture signal train. The actuation when assigning the amount of target bits shown in drawing 5 with this picture signal coding equipment is shown below. The picture-signal divided for every subpicture is each encoder. It is respectively inputted into 2 (a) and 2 (b), and encodes. An encoder 2 (a) and fundamental actuation of 2 (b) are the same as that of the encoder of the conventional example.

Subpicture The activity of the image block of the subject-copy picture signal used for rate control inside is calculated in the data control circuit two a9. The data control circuit two a8 calculates an average value inside a subpicture as a performance index from the activity of the image block of said calculated subject-copy picture signal, and the activity and the average value of the image block of a subject-copy picture signal are a subpicture. It is used for rate control inside. Subpicture calculated in said data control circuit two a8 The average activity of a subject-copy picture signal is transmitted to the host CPU 5 through the host bus 4. A subpicture is encoded like [an encoder 2 (b)] said encoder 2 (a), and the average activity calculated with data control time 2b8 is transmitted to the host CPU 5 through the host bus 4. Said host CPU calculates the average activity in a full screen from the average activity of each of said subpicture- (STEP51). Said host CPU 5 is a subpicture which performs the next coding based on an encoder 2 (a), the average activity transmitted from 2 (b), and the

average activity in the full screen which self calculated. The amount of target bits is assigned by STEP52. Allocation of the amount of target bits to each subpicture calculates the amount of target bits assigned to the one whole frame which is not dividing into the subpicture which performs the next coding (henceforth the amount of frame target bits) from the amount of Main target bits to which it was set beforehand, and the host CPU 5 is said amount of frame target bits [0016]

[Equation 1]

$$\text{Target_sub}(k) = \frac{\text{Target_total}}{N} \times \frac{a \times \text{act_sub}(k) + \text{avg_act_full}}{\text{act_sub}(k) + a \times \text{avg_act_full}}$$

Target_sub(i) : i番目の各サブピクチャーの
フレーム当たりのターゲットビット量
act_sub(i) : i番目のサブピクチャーの
平均アクティビティ
(原画像信号又は差分画像信号)
avg_act_full : 全画面での平均アクティビティ
N : 分割数(実施例ではN=2)
Target_total : 全画面でのフレームターゲットビット量

[0017] Or [0018]

[Equation 2]

$$\text{Target_sub}(k) = \text{Target_total} \times \frac{\text{act_sub}(k)}{\sum_{k=1}^N \text{act_sub}(k)}$$

[0019] It allots by *****. Setting to (several 1) and (several 2), for the amount of

target bits of the k-th subpicture, and Target_total, the amount of frame target bits and N are [Target_sub (k)] the number of partitions. act_sub (k) is [the average activity in a full screen and a of the average activity of the k-th subpicture and avg_act_full] constants. Although (several 1) assigns many amounts of target bits to a subpicture with big average activity, it is as like that the difference between the subpictures of the amount of allocation target bits does not become extremely large too much. On the other hand, weighting of (several 2) is simply carried out with the average activity of each subpicture. Each subpicture called for by said host CPU 5 The amount of target bits is transmitted to the data control circuit two a8 through the host bus 4 from the host CPU 5. Said data control circuit two a8 based on the obtained amount of target bits Average activity, Magnitude of the quantization multiplier of the quantization circuit two a9 is adjusted based on the information on the amount of generating signs obtained from the activity and the variable-length coding network two a5 of the image block which is going to perform coding obtained from the activity count circuit two a9. It is a subpicture so that the amount of generating signs by coding may approach the amount of target bits. Rate control inside is performed.

[0020] By the way, in using (several 1) and (several 2), it is necessary to decide of which frame average activity is referred to. It is shown of which frame drawing 8 refers to average activity. In using, in (several 1) (several 2) this example, the 8

reference frame of average activity is explained using drawing 8 (a) and (b).

Drawing 8 (a) shows the coding sequence at the time of encoding the frame

located in a line in order of the display like drawing 8 (b) by $GOP=6$ and $M=3$.

Subpicture of the frame in front of the frame which it is going to encode like [in

this example] drawing 8 (a) as the approach of reference of average activity It

considers as average activity. Namely, about I0 which performs coding in a

frame which is the coding frame of the first GOP in drawing 8 (a), the amount of

target bits is assigned to each subpicture comparatively

[division-into-equal-parts]. The reference frame of the average activity of the

following uni-directional interframe coding frame P3 is made into the average

activity of the subject-copy picture signal of I0 encoded immediately before, and

refer to the last coding frame for it like [the relation of the reference frame of the

reference activity after this] the time of P3.

[0021] In the above-mentioned example, since the amount of target bits can be

assigned to a subpicture according to the magnitude of the average activity of

the subject-copy picture signal showing the complexity of the image of each

subpicture, the non-set of the image quality by coding between subpictures can

be stopped, and improvement in the image quality in a full screen can be

realized as a result.

[0022] In addition, although the average value of activity was used as a

performance index in this example, even if it uses total of the activity inside a subpicture, distribution, etc., it is thought that the same effectiveness is acquired.

[0023] Moreover, although the amount of target bits to each subpicture was assigned per frame in this example, the processing which assigns per GOP is also considered.

[0024] (Example 2) Next, the example using the activity of the image block of a subtraction-image signal is explained, referring to a drawing. A reference drawing is drawing 6 which is the flow chart showing processing of allocation of the amount of target bits to the subpicture in the coding equipment of drawing 1 and this invention. In addition, explanation is omitted about the component of the same function as an example 1.

[0025] In coding, it is $GOP=6$ and $M=3$. The actuation when assigning the amount of target bits of this example with the picture signal coding equipment of this invention is shown below. Explanation of an encoder of operation is given with an encoder 2 (a). Subpicture While calculating activity of the image block of the subject-copy picture signal used for rate control inside in the data control circuit two a8, when performing interframe coding, the activity of the image block of the subtraction-image signal which is an output from a subtractor two a1 is calculated in the data control circuit two a8. The data control circuit two a8 is within a subpicture based on the activity of the image block of said subject-copy

picture signal and a subtraction-image signal. Average activity is calculated. said data system Subpicture calculated in the circuit two a8 a subject-copy picture signal and difference -- the average activity of the image block of a picture signal is transmitted to the host CPU 5 through the host bus 4. Said host CPU 5 calculates the average activity in a full screen from the average activity of the subject-copy picture signal transmitted from said encoder 2a and 2b, or a subtraction-image signal (STEP61). or [that the subpicture which is going to encode next performs said host CPU 5 by any of coding in a frame, uni-directional interframe coding, and both-directions interframe coding] -- judging (STEP62) -- the approach ***** aforementioned subject-copy picture signal of said three coding, and difference -- subpicture of a frame which performs the next coding based on the average activity of a picture signal Allocation of the amount of target bits is branched to SP65, SP66, and SP67. This is because the reference frame of average activity changes with coding approaches. Drawing 9 (a) and (b) are drawings showing the reference frame of the average activity in the case of this example. It is GOP=6 and M= 3 here. As shown in drawing 9 (a), coding in a frame differs in the relation of the reference frame of average activity from interframe coding. About the case where SP's63 coding in a frame is performed to a degree In the frame which assigned the amount of target bits uniformly to each subpicture with the coding frame 10 in a

frame of the first GOP since there was no reference frame, and coding already ended about I6 of the next GOP. When it sees in order of a display, with reference to P3 [nearest], the coding frame I12 in a frame of the next GOP also uses P9 as the reference frame of average activity by the method of the same reference. When SP's64 uni-directional interframe coding was performed to a degree, as for P3 which performs uni-directional interframe coding of the first GOP, coding in a frame was only still performed by I0 -- difference -- since the activity of a picture signal is not called for, the amount of target bits is uniformly assigned by each subpicture like I0. When it sees in order of a display in the frame which coding has already ended about P9 of the next GOP, also in case nearest both-directions interframe coding frame B5 is used as the reference frame of average activity and uni-directional frame coding of the next GOP is performed, the method of the same reference as P6 is performed. The difference of P3 nearest when it sees in order of a display in the interframe coding frame which coding already ended in B1 of the both-directions interframe coding frame of the first GOP when SP's65 both-directions interframe coding was performed with the following both-directions prediction interframe coding frame -- the average activity of a picture signal -- referring to -- the basis of criteria with the same said of following B-2 -- the difference of B1 -- the average activity of a picture signal is referred to. On B4 and criteria with the same said of B5, B4

refers P3 and refer to the average activity of the subtraction-image signal of B4 for B5. Also in the next GOP, activity of a subtraction-image signal is referred to by the above-mentioned approach. When a reference frame sees in order of a display so that drawing 9 (b) may show in the approach of the above-mentioned reference frame, reference of average activity is performed so that the reference distance of activity may become small if possible. SP66 after the host CPU determines average activity according to the coding approach of a coding frame by SP63, SP64, and SP65 -- said host CPU -- a subject-copy picture signal or difference -- a basis [activity / of a picture signal / average] -- or (several 1) (several 2) the amount of target bits to each subpicture is calculated. a basis [amount / of frame target bits / which is assigned to the whole frame which is not divided into the subpicture which performs the next coding from the target bit rate to which the host CPU 5 was set beforehand in performing said allocation:] -- or (several 1) (several 2) each subpicture called for by following and carrying out The amount of target bits is transmitted to a rate control circuit through the host bus 4 from the host CPU 5. Said rate control circuit two a8 and 2b8 adjust the quantization circuit two a9 and the quantization multiplier of 2b9 like an example 1 according to the obtained amount of target bits, and perform rate control within a subpicture.

[0026] In the above-mentioned example, since the average activity of a

subtraction-image signal also uses the amount of target bits to each subpicture at the time of *****, in the coding approach of performing interframe coding, the amount of target bits can be assigned proper and efficient coding of a picture signal can be performed.

[0027] In addition, although the average value of activity was used as a performance index in this example, even if it uses total of the activity inside a subpicture, distribution, etc., it is thought that the same effectiveness is acquired.

[0028] Moreover, although the amount of target bits to each subpicture was assigned per frame in this example, the processing which assigns per GOP is also considered.

[0029] (Example 3) Next, each subpicture Not only using activity, in case the amount of target bits is determined but subpicture The example using the square error sum of the image block inside is explained below. A reference drawing is drawing 7 which is the flow chart showing processing of allocation of the amount of target bits to the subpicture in the coding equipment of drawing 1 and this invention. In addition, explanation is omitted about the component of the same function as an example 2.

[0030] In coding, it is $GOP=6$ and $M=3$. Actuation in case the picture signal coding equipment of this invention performs flow of processing of allocation of the amount of target bits of this example is shown below. the subblock which

constitutes an image block in the picture signal coding equipment of an example 2 in case the activity of an image block is calculated with the data control circuit two a8 and 2b8 -- each, a subject-copy picture signal, or difference -- the square sum of the pixel value of a picture signal is calculated, and it asks for the square error sum which is the minimum value of the square sum within the image block of the error of the subpicture which constitutes an image block. From the square error sum of said subblock calculated in said data control circuit two a8 to a subpicture Total inside is calculated, and from it, an average value is calculated and it transmits to the host CPU 5 via the host bus 4. Said host CPU 5 asks for the 2nd [an average of] power error sum in the 2nd [an average of] power error sum to the full screen of each subpicture transmitted from encoder 2a and 2b (STEP71). or [that the subpicture which is going to encode next performs said host CPU 5 by any of coding in a frame, uni-directional interframe coding and both-directions interframe coding] -- judging (STEP72) -- the average activity of the approach ***** aforementioned subject-copy picture signal of said three coding, and difference -- the reference frame of the 2nd [an average of] power error sum of a picture signal is determined by SP73, SP74, and SP75. This is because average activity and the reference frame of the 2nd [an average of] power error sum change with coding approaches. Drawing 9 (a) and (b) are drawings showing the reference frame of the average activity in the case of this

example. It is $GOP=6$ and $M=3$ here. The parameters which opt for allocation of the amount of target bits by coding in a frame and interframe coding as shown in drawing 9 (a) differ. Although the average activity of a subject-copy picture signal is used about the case where SP's73 coding in a frame is performed to a degree

In the frame which assigned the amount of target bits uniformly to each subpicture with the coding frame I0 in a frame of the first GOP since there was no reference frame, and coding already ended about I6 of the next GOP When it sees in order of a display, with reference to P3 [nearest], the coding frame I12 in a frame of the next GOP also uses P9 as the reference frame of average activity by the method of the same reference. although the error was used the 2nd [an average of] power when SP's74 uni-directional interframe coding was performed to a degree, as for P3 which performs uni-directional interframe coding of the first GOP, coding in a frame was only still performed by I0 -- difference -- since the square error sum of a picture signal is not called for, the amount of target bits is uniformly assigned by each subpicture like I0. When it sees in order of a display in the frame which coding has already ended about P9 of the next GOP, also in case nearest both-directions interframe coding frame B5 is used as the reference frame of the average square error sum and uni-directional frame coding of the next GOP is performed, the method of the same reference as P6 is performed. the difference of P3 nearest when it sees in

order of a display in the interframe coding frame which coding already ended in B1 of the both-directions interframe coding frame of the first GOP when SP's75 both-directions interframe coding was performed with the following both-directions prediction interframe coding frame -- the 2nd [an average of] power error sum of a picture signal -- referring to -- the basis of criteria with the same said of following B-2 -- the difference of B1 -- the 2nd [an average of] power error sum of a picture signal is referred to. On B4 and criteria with the same said of B5, B4 refers P3 and refer to the average square error sum of the subtraction-image signal of B4 for B5. Also in the next GOP, the 2nd [an average of] power error sum of a subtraction-image signal is referred to by the above-mentioned approach.

[0031] When a reference frame sees in order of a display so that drawing 9 (b) may show in the approach of the above-mentioned reference frame, average activity and reference of the 2nd [an average of] power error sum are performed so that the reference distance of average activity and the 2nd [an average of] power error sum may become small if possible.

[0032] In coding in the frame after the host CPU 5 determines average activity or the 2nd [an average of] power error sum according to the coding approach of a coding frame by SP73, SP74, and SP75, said host CPU 5 is [0033] based on the average activity of a subject-copy picture signal at SP76.

[Equation 3]

$$\text{Target_sub}(k) = \frac{\text{Target_total}}{N} \times \frac{a \times b_square(k) + \text{avg_b_square_full}}{b_square(k) + a \times \text{avg_b_square_full}}$$

b_square_sub(i) : i番目のサブピクチャーの平均
2乗誤差和(差分画像信号)
avg_b_square_full : 全画面でのサブピクチャーの
平均2乗誤差和

[0034] Or [0035]

[Equation 4]

$$\text{Target_sub}(k) = \text{Target_total} \times \frac{b_square(k)}{\sum_{k=1}^N b_square(k)}$$

a : 定数

[0036] The amount of target bits to each subpicture is calculated more. In (several 3) and (several 4), b_square (k) is the 2nd [an average of] power error sum of the k-th subpicture, and avg_b_square_full is the 2nd [an average of] power error sum in a full screen. In the case of uni-directional interframe coding and both-directions interframe coding, in SP77, the amount of generating bits to each subpicture is determined from the 2nd [an average of] power error sum of each subpicture, and the 2nd [an average of] power error sum (several 4) in a full screen (several 3). In assigning the amount of target bits the host CPU 5 The

amount of frame target bits assigned to the whole frame which is not divided into the subpicture which performs the next coding from the target bit rate set up beforehand is calculated. from (several 1) said amount of frame target bits (several 2) -- or (several 3) (several 4) each subpicture distributed and called for The amount of target bits is transmitted to the data control circuit two a8 of each encoder, and 2b8 through the host bus 4 from the host CPU 5. Said data control circuit two a8 and 2b8 adjust the quantization circuit two a9 and the quantization multiplier of 2b9 like an example 1 according to the obtained amount of target bits, and are a subpicture. Rate control inside is performed.

[0037] By using the average activity and the 2nd [an average of] power error sum of a subject-copy picture signal of a subpicture, in case the amount of target bits to each subpicture is assigned, the picture signal coding equipment of above-mentioned this example can assign the amount of target bits according to the complexity of the picture signal of each subpicture, and can realize efficient coding of a picture signal.

[0038] In addition, although the average value of activity and the square error sum was used as a performance index in this example, even if it uses total of the activity inside a subpicture, distribution, etc., it is thought that the same effectiveness is acquired.

[0039] Moreover, although the amount of target bits to each subpicture was

assigned per frame in this example, the processing which assigns per GOP is also considered.

[0040] (Example 4) When discontinuity arises in the input picture signal which encodes (this is called scene TEENJI below.), the example about how to assign the amount of target bits to each subpicture is explained below. Drawing 10 is picture signal coding equipment of this example. It omits about the same circuit as an example 1. In drawing 10, two a13 and 2b13 are scene change detectors. The scene change detector two a13 and 2b13 transmit the data in which the flag and the point generating [scene change] of expressing scene change generating are shown to the data control circuit two a8, when the discontinuity of an input dynamic-image signal, i.e., a scene change, is judged from change of distribution of the motion vector which is the output of the motion vector detector two a12 and 2b12 and a scene change arises. Said data control circuit two a8 transmits the data which tell the generating point of the flag which tells generating of a scene change, and a scene change to the host CPU 5 through a data bus 4 with average activity. The data showing the generating point of the flag which shows the data of the average activity of each of said subpicture and the existence of a scene change, and a scene change are stored in said host CPU 5. The amount of target bits which said host CPU 5 assigns to the subpicture of said frame, judging from the data showing the flag and the point

generating [scene change] that the following coding frame expresses a scene change that it is the frame of the beginning after a scene change is uniformly distributed from the amount of frame target bits.

[0041] When a scene change occurs by assigning the amount of target bits to each above subpictures, even if coding is not made with reference to average activity based on said average activity from the frame with a different continuity without correlation of sequence at all and a scene change occurs, it is lost that allocation of the amount of target bits is greatly mistaken.

[0042]

[Effect of the Invention] Thus, in case the picture signal coding approach and picture signal coding equipment of this invention divide a picture signal into a subpicture and perform juxtaposition coding the subject-copy picture signal and difference which express the complexity of a picture signal for the amount of target bits of each subpicture, in order to determine assignment dynamically based on the average activity of a picture signal, and the 2nd [an average of] power error sum Allocation of the amount of target bits according to the complexity of the image of each subpicture can be made, the phenomenon in which the image quality of the image of a certain subpicture deteriorates from other subpictures can be avoided like [in the case of being the former], and improvement in the image quality in juxtaposition coding can be realized as a

result.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The block diagram showing the picture signal coding equipment of one example of this invention

[Drawing 2] The block diagram showing the picture signal coding equipment of the conventional example

[Drawing 3] The explanatory view showing division of a picture signal

[Drawing 4] Subpicture Explanatory view showing distribution of an image pattern

[Drawing 5] The flow chart showing processing of allocation of the amount of target bits in the host CPU of the first example

[Drawing 6] The flow chart showing processing of allocation of the amount of target bits in the host CPU of the second example

[Drawing 7] The flow chart showing processing of allocation of the amount of target bits in the host CPU of the third example

[Drawing 8] The explanatory view showing the reference frame in the case of

using the average activity of a subject-copy picture signal

[Drawing 9] The explanatory view showing the reference frame in the case of using the error sum the 2nd [an average of] power with average activity (difference a picture signal and a subject-copy picture signal)

[Drawing 10] The block diagram of the picture signal coding equipment of the fourth example

[Description of Notations]

1 Picture Signal Divider

2a The first encoder

2b The second encoder

Two a1 Subtractor

Two a2 Switch

Two a3 Rectangular conversion circuit

Two a4 Quantization circuit

Two a5 Variable-length coding network

Two a6 Reverse quantization circuit

Two a7 Reverse rectangular cross conversion circuit

Two a8 Data control circuit

Two a9 Adder

Two a10 Switch

Two a11 Frame memory

Two a12 Motion vector detector

Two a13 Scene change detector

3 Multiplexer

4 Host Bus

5 Host CPU